

台湾半導体産業における垂直分業体制と競争戦略の研究
ー日本企業凋落との対比によりー

公益財団法人国際東アジア研究センター
岸本 千佳司

Working Paper Series Vol. 2014-05
2014 年 3 月

この Working Paper の内容は著者によるものであり、必ずしも当センターの見解を反映したものではない。なお、一部といえども無断で引用、再録されてはならない。

公益財団法人 国際東アジア研究センター

台湾半導体産業における垂直分業体制と競争戦略の研究 ー日本企業凋落との対比によりー

岸本 千佳司

(KISHIMOTO Chikashi)

公益財団法人国際東アジア研究センター

E-mail: kishimoto@icsead.or.jp

要 旨

本研究の目的は、半導体産業における分業化・専門化およびオープン化・標準化へというビジネストレンドの中で、台湾企業が如何に台頭したかを、日本企業の凋落と対比させながら解明することである。結論を簡単に言えば、「設計と製造の分業」および設計における「モジュール型手法」の普及のトレンドに、台湾企業は、後発組であり（当初は）技術力が限られていたために、かえってスムーズに適応できたと考えられる。無論単なる倖倖ではなく、こうしたトレンドの兆しを見極め、ファブレス（設計専門企業）とファウンドリ（ウェハプロセス受託製造企業）の垂直分業という新たなビジネスモデルの推進役を戦略的に担ったのであり、1つのイノベーションである。自身の弱みを自覚し、オープンネットワーク活用と関連アクターとの連携でそれを補い、これが産業の技術的潮流とマッチして、徐々に先発組の先進国企業に追いつき追い越していったのである。他方、日本企業は、分業化とオープン化という大きな趨勢の中で、かつての成功体験に執着したためか、垂直統合と総花主義、自前主義とカスタム化体質から抜け出せなかった。またコストを含めた全体最適化を軽視し、ひたすら高性能・高品質を追い求める盲目的な「匠の呪縛」に捕われ、ズルズルと衰退していったと言える。

このことを示すために、本研究では、先ず、世界の半導体産業の発展経緯、および基本的な技術潮流とビジネスモデルの変容について解説する。それを踏まえ、台湾半導体産業の垂直分業体制（とりわけファブレスーファウンドリ分業モデル）の実際の構造と運営について詳述する。即ち、分業モデルの一方の主役であるファウンダリ（うち代表的企業である TSMC）に注目し、プラットフォーム・ビジネス（顧客 IC 設計企業等へ設計支援を含めた包括的サービスを提供するプラットフォームを構築し、分業であるにもかかわらず緊密なパートナーシップと効率的な調整を実現する仕組み）とそれを支える技術的・組織的背景について検討する。次に、分業のもう一方の主役である IC 設計企業（ファブレス）の競争戦略についても注目する。台湾企業がモジュール型設計手法に順応し、標準品志向、ソリューション・ビジネス、選択と集中、海外・中国拠点の活用といった特徴を有していることを明らかにする。さらに、随所に日本半導体企業との比較を織り込み、上述のような技術潮流と産業構造の変化に、何故台湾は順応でき、何故先発組であった日本企業がかえって不適応であったのか、具体的に探っていく。

キーワード：台湾半導体産業、垂直分業、ファブレス、ファウンドリ、モジュール型設計

目 次

1. はじめに.....	1
2. 研究の背景, 課題, 視角	1
2.1 半導体産業発展の経緯ー日本の凋落とアジア・台湾の台頭ー	2
2.2 半導体産業の技術的潮流と産業構造の変化.....	4
2.3 本研究の課題と視角	12
3. 台湾 IC 産業の概況.....	14
3.1 垂直分業体制.....	14
3.2 産業集積の発達.....	17
3.3 積極的な国外市場開拓	18
3.4 台湾 IC 産業発展の歴史的経緯	19
4. 専業ファウンドリの競争戦略ーTSMC の事例よりー	20
4.1 TSMC の実力および成長の軌跡.....	20
4.2 TSMC のプラットフォーム・ビジネス	23
4.3 TSMC における柔軟かつ高効率な生産システム構築.....	29
5. IC 設計企業（ファブレス）の競争戦略.....	40
5.1 標準品志向	41
5.2 ソリューション・ビジネスの発達.....	45
5.3 選択と集中	49
5.4 海外・中国拠点の活用	52
6. ディスカッションとまとめ.....	53
参考文献.....	57

台湾半導体産業における垂直分業体制と競争戦略の研究 ー日本企業凋落との対比によりー

岸本 千佳司

1. はじめに

本研究の目的は、「産業の米」とも言われ多くの産業分野で進歩の核となっている半導体に注目し、近年の半導体産業の技術的・産業構造的変化を背景に、後発組であった台湾企業が如何に台頭したかを分析することである。同時に、1980年代後半から1990年初めにかけては一世を風靡したかに見えた日本半導体企業がその後一部を除いて著しく地盤沈下した事実を踏まえ、随所に日本との比較を入れ台湾の特徴を際立たせると同時に、日本企業の問題点についても検討していく。

以下、第2節では、研究の背景として、半導体産業発展の経緯と産業発展の基本的パターンについて解説し、設計と製造の分業、設計におけるモジュール型手法の普及という潮流に、後発組であった台湾企業がかえってうまく順応し、ファブレス（設計専門企業）とファウンドリ（ウェハプロセス受託製造企業）間の垂直分業という新たなビジネスモデルの推進役を担い、他方、日本企業は、垂直統合と自前主義に固執し、分業化・オープン化の流れに順応できず衰退していったという大筋を示す。

第3節では、台湾半導体産業の概況を解説し、第4節では、専業ファウンドリの競争戦略を当該分野のトップ企業である台湾のTSMCに注目し解説する。ファウンドリ業界では、分業であるにもかかわらず、顧客の設計業者との間で協力・調整が効果的に行われる仕組みが普及しているが（「プラットフォーム・ビジネス」と呼ばれる）、これを逸早く構築し長く業界をリードしているのがTSMCである。

第5節では、台湾IC設計業者（ファブレス）の競争戦略に焦点を当て、台湾企業がモジュール型設計手法に順応し、標準品志向、ソリューション・ビジネス、選択と集中、海外・中国拠点の活用といった特徴を有していることを詳述する。

最後に第6節では、こうした台湾の特徴と、それとの対比で適宜言及してきた日本企業の特徴を再度整理し、1990年代以降の世界半導体産業の技術潮流と産業構造の変化の中で、台湾の台頭と日本の凋落という現象が生じた理由を明らかにする。

2. 研究の背景、課題、視角

本節では、半導体産業発展の経緯、および半導体産業における技術・産業の発展パターンと産業構造・ビジネスモデルの変化について概説する。それにより、日本企業の凋落と台湾を含めたアジア企業の台頭という産業競争力上の変化の背景についてその大筋を解説し、本研究の背景と課題・視角を明らかにする。

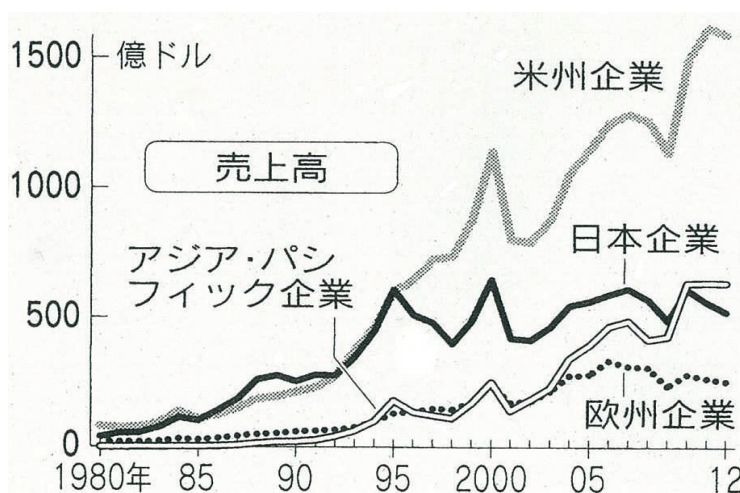
2.1 半導体産業発展の経緯ー日本の凋落とアジア・台湾の台頭ー

半導体産業の発展は、1947年の米国 Bell Telephone 研究所にけるトランジスタの発明に端を発する。それを受け、1948年より日本でも逓信省電気通信研究所や通産省電気試験所などで研究が始まり、1954年頃には東京通信工業（現、ソニー）などがトランジスタの生産に着手した。1958年には米国 TI 社の J. Kilby が「集積回路」（IC : Integrated Circuit）の原型を発明し、さらに 1961年には Fairchild 社の R. Noyce がシリコンによる IC を発明し、以後この技術が主流となっていった。1個の IC チップの中に集積される素子数はその後急増し、1970年代は所謂 LSI（Large Scale IC）の時代になり、近年では素子数が数十億個のレベルまで達している（JEITA, 2012, 第1章）。

半導体産業は当初は米国企業がリードしてきたが、やがて日本企業が台頭し、1980年代後半から 1990年代初めにかけては日本企業が世界半導体産業を席卷する（図1）。表1は世界半導体メーカー売上高 Top 10 の推移を示したもののだが、1989年と 1995年には上位 10社のうち日本企業が半数以上を占めていることが分かる。当時の日本企業の主力製品は大型汎用コンピュータ用の DRAM（Dynamic Random Access Memory, メモリ的一种）であり、高品質の量産品製造を得意とする日本企業が優位を發揮しやすい分野であった。

ところが図1と表1からも分かるように、1990年代後半以降は日本企業が停滞し、代わりに米国企業の強大化とアジア企業（台湾、韓国、近年は中国も）の台頭が觀察されるようになる。日本企業の下降の直接的な原因は、日本の主力製品であった DRAM で韓国企業（特に Samsung）がキャッチアップしてきたことである。米国 Intel は当初 DRAM を手掛けていたが日本企業との競争に敗れ、PC 用の CPU（Central Processing Unit, 中央演算回路）にシフトして見事復活を遂げ、その後現在に至るまで首位をキープしている。また米国企業の強大化の中には IC 設計開発専門企業の成長による部分も多く含まれる。

図1 半導体産業の国・地域別売上高（単位：億米ドル）



（出所）日本経済新聞（2014年1月12日）（元データは Gartner）。

表 1 世界半導体メーカーの売上高 Top 10 の推移

順位	1981	1989	1995	2000	2006	2009	2012
1	TI	NEC	Intel	Intel	Intel	Intel	Intel
2	Motorola	東芝	NEC	東芝	Samsung	Samsung	Samsung
3	NEC	日立	東芝	NEC	TI	東芝	Qualcomm
4	Philips	Motorola	日立	Samsung	東芝	TI	TI
5	日立	TI	Motorola	TI	ST Micro	ST Micro	東芝
6	東芝	富士通	Samsung	ST Micro	ルネサス	Qualcomm	ルネサス
7	National Semi.	三菱電機	TI	Motorola	Hynix	Hynix	SK Hynix
8	Intel	Intel	富士通	日立	AMD	ルネサス	ST Micro
9	松下電子	松下電子	三菱電機	Infineon	Freescale	AMD	Broadcom
10	Fairchild	Philips	Hyundai	Micron	NXP	Infineon	Micron

(出所) JEITA (2006), Gartner (<http://www.gartner.co.jp/press/html/>) より作成。

Samsung の台頭については、詳しくは他に譲るが (吉岡, 2010, 2012 参照), 日本企業凋落との関係で重要な要因をいくつかあげる。まず, 当時 DRAM の主要な応用製品が大型汎用コンピュータから PC へシフトし, 後発組であった Samsung が低コストと量産能力を武器に PC 用 DRAM (3 年保証, 低コスト, 安定供給が鍵) の開発・販売にはじめから焦点を合わせたのに対して, 日本企業は旧時代の成功体験を引きずり, 相変わらず高コスト・高信頼性の汎用コンピュータ用 DRAM (25 年保証, 極限性能追求が鍵) に固執したこと。第 2 に, 貿易摩擦に起因する日米半導体協定 (1986~1996 年) により, 日本企業による当時の最新鋭工場・技術への投資が遅れ (むしろ海外直接投資が推奨された), にもかかわらず同協定の価格監視制度により日本製 DRAM が高価格に誘導され一時的に好業績となったため経営判断を誤ったことがある。他方, 韓国企業は同協定の漁夫の利を得, 果敢な研究開発と設備への投資により追い上げていった。韓国勢との競争が激化したことと, メモリ事業に特有の好不況の波の大きさ (「シリコンサイクル」と呼ばれる) への嫌悪もあり, 2000 年前後には日本企業はエルピーダ (NEC と日立の DRAM 部門の統合により 1999 年設立, 2003 年に三菱電機の DRAM 事業も吸収) 1 社を残して DRAM 事業から撤退する。

DRAM から撤退した日本企業は, その後, SoC (System-on-a-Chip。「システム LSI」とほぼ同義)¹ へ舵を切ったが, 結局, 十分な成果が上がらず衰退していった。表 1 にあるように 2000 年以降半導体メーカー上位企業のリストから日本企業が徐々に滑り落ち, 2012 年には東芝とルネサス (日立と三菱電機の半導体部門の分社・統合により 2003 年設立, 2010

¹ ある装置・システムの動作に必要な機能のすべてを, 1 つの半導体チップに実装する方式。従来はプラスチック基板上に複数のチップを乗せて配線接続する形をとっていたが, SoC ではそれを統合し 1 チップとして提供する。これは半導体製造技術の進歩により, 集積度が極度に向上したため可能となった。マイクロプロセッサを核に各種のコントローラ回路やメモリなどを統合したチップが多い。システム LSI とほぼ同義だが, 厳密には, システム LSI には, SiP (System-in-a-Package) も含まれる。SiP は SoC のように複数の機能をはじめから 1 枚のチップに作り込むのではなく, 別々に作られた複数のチップをひとまとめにパッケージし, 見かけ上は 1 つのチップのようにしたものである。

年に NEC エレクトロニクスも加わる。マイコン製品が主力)のみとなり、そのルネサスも 2012 年には経営破綻の危機が表面化した。なお、DRAM のエルピーダも 2012 年に会社更生法適用を受け、米国 Micron Technology に買収された。この SoC の分野で、日本の強力なライバルの一角を占めたのが、本研究の対象である台湾企業である。

SoC 分野で日本企業が成功できなかった理由は、一言でいえば、1980 年代半ば以降 IC の設計と製造を分離し、それぞれ専門特化した企業が担う構造（「垂直分業」²という）が有利となる技術的潮流が強まる中で、日本企業が近年まで生産工程の全てを 1 つの企業内に抱え込む「垂直統合型デバイスメーカー」（IDM : Integrated Device Manufacturer）の形態に固執したことである。逆に台湾は、ちょうど 1980 年代以降に本格的に半導体産業に参入した後発組であったことが幸いしたこともあり、この「設計と製造の分業」の流れに積極的に乗り、更にそれを推進する役目を果たしたのである。

なお、図 1 や表 1 を見る限り台湾企業のプレゼンスはさほど目立たないが、第 3 節で紹介するように、台湾企業全体として見ると、IC の設計、製造（ファウンドリ）、パッケージ、テストという工程ごとの国・地域別生産額シェアでは各々世界で 1~2 位にランクされている。特にファウンドリ・ビジネスに限ると、台湾は TSMC と UMC という 2 大メーカーを擁し、世界の中心地と言ってよい。表 1 は自社ブランド企業のみをリストアップしており、ファウンドリも含めたランキングでは、TSMC は近年一貫して上位にランクインしている（例えば、2012 年には、TSMC は Intel, Samsung に次ぐ第 3 位である）。

2.2 半導体産業の技術潮流と産業構造の変化

(1) 半導体の種類と生産工程

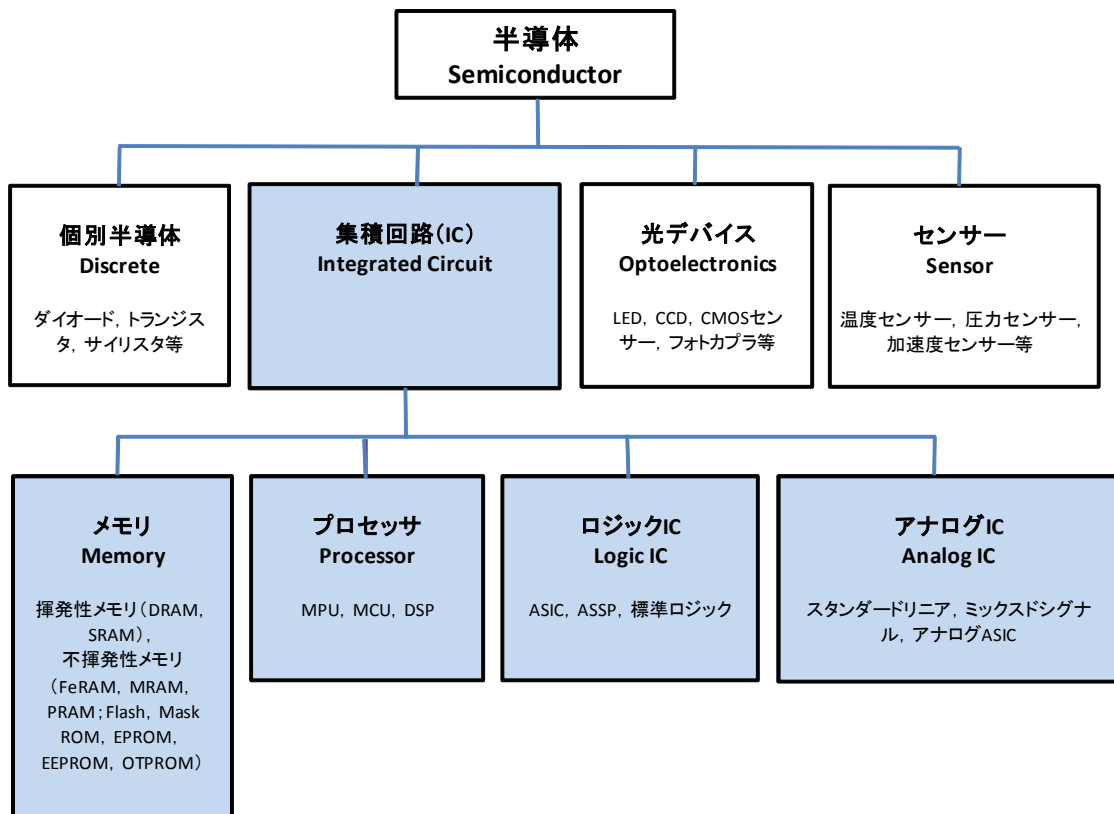
ここでは設計と製造の分業に向かう技術潮流について解説する。その前に半導体産業に馴染みのない読者のために、基本的知識の確認を行う。

図 2 にあるように、厳密には半導体には幾つかのカテゴリーがあるが、現在では集積回路 (IC) が中心である。日本企業では個別半導体など IC 以外の製品も一定のシェアを占め

² 半導体の生産工程の流れに沿って、全工程を基本的に同一企業内で取り扱うことを「垂直統合」、その逆に各工程が異なる企業により専門的に担われることを「垂直分業」と呼ぶ。ただし、日本の電機電子業界やマスコミは垂直分業のことを「水平分業」と呼ぶことも多い。丸川（2007）は、水平分業は、国際分業論において、国家間で工業製品を相互に輸出する貿易を行っている状況を指す用語として既に定着しており、半導体や PC のような個別産業の産業構造に関して用いるべきでないと主張する。筆者もこれに賛成である。なお、丸川氏は、垂直統合の逆の現象が起きているという動態的ニュアンスを出すために「垂直分裂」という用語を用いている。ただ、筆者は、「分裂」という言葉からは、利害や立場が合わず協力不能になり袂を分かつというニュアンスも感じられ、他方、「分業」は全体としての効率性・生産性を上げるために仕事を分割・分担し、分かれた後も適宜協調するという意味合いが強いと感じる。筆者が描きたいのは、まさに後者の側面であり、従って、本研究では垂直分業という用語を採用する。ちなみに台湾では「垂直分工」という言葉が一般的で、直訳すると垂直分業である。

るが、台湾の半導体市場では 8 割以上が IC である。また IC の中にも幾つか種類がある。「メモリ」はデータの読み込み、保存、読み出しを行う IC であり、「プロセッサ」はソフトウェア・プログラムを読み込ませ汎用的な演算処理を行うものである。「ロジック IC」は数値計算、論理演算、比較・判断などの各種処理をメイン機能とするもので、「アナログ IC」は時間的に連続して変化する電圧や電流の信号を扱う IC である。プロセッサをロジック IC に分類することもある。なお、ここで挙げた IC でアナログ IC 以外のものは「デジタル IC」(1, 0 の二進法で表現されるデジタル信号の処理を行う IC) として大括りされる。我々の社会にある IC は数量的にみるとデジタル IC が大半を占める。台湾半導体産業ではロジック IC が主体であり(メモリメーカーも数社あるが)、とりわけ「設計と製造の分業」という文脈で議論する時は、基本的にこれを念頭に置いている。

図 2 半導体の種類

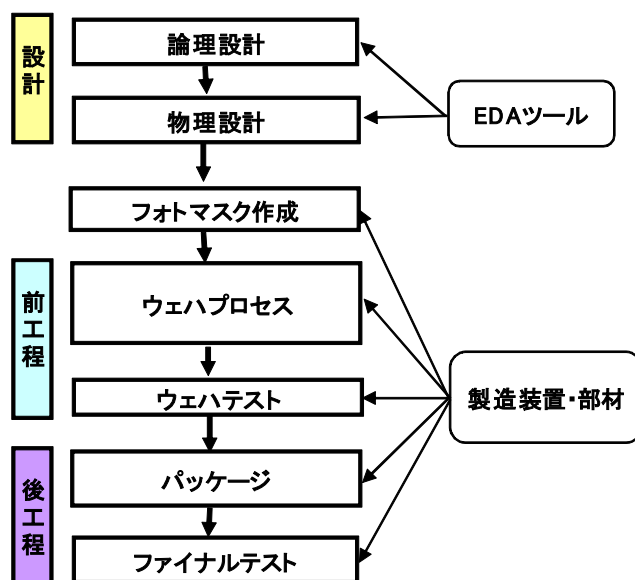


(出所) JEITA (2012) pp.18-19, ITRI-IEK (各年版の 2013 年版) p.5-3 などを参考に作成。

ロジック IC にも幾つかの製品分類があるが、本研究との関連では ASIC と ASSP が重要である。元々、1970 年代初頭にプログラム内蔵方式で汎用型のマイクロプロセッサが登場したが、汎用なのはハードウェア部分のみで、ユーザーの個別用途に合わせるためにはそれ向けのソフトウェアを開発する必要がある。ただしアプリケーションをソフトウェアに

ばかり押し付ける方式は効率が悪いので、1980 年代半ばに、テレビ用、VTR 用などのように用途を予め作り込んだ IC として ASIC (Application Specific Integrated Circuit) が登場した。ASIC の中でも単一顧客向けにカスタム化されたものを狭義の ASIC (「特定用途顧客向け IC」)、用途は特定されているが複数顧客向けで標準品的性格の強いものを ASSP (Application Specific Standard Product, 「特定用途向け標準 IC」) と呼ぶ。ちなみに日本 IC 企業は狭義の ASIC の割合が大きく、台湾 IC 企業では ASSP が大半を占める。この違いが、産業の競争力に重大な影響を与えるのだが、詳しくは第 5 節で触れる。その後、IC の集積度が一層向上し、1 つのチップ上に ASIC に加えマイクロプロセッサやメモリ、インターフェイス、クロック、グラフィックスなどの回路も組み込まれるようになった。1 チップで最終製品 (システム) の機能をほぼ実現できるため SoC (System-on-a-Chip) と呼ばれるが、基本的には特定用途向けであるので (広義の) ASIC と同様のものと看做されている³。

図 3 IC の生産工程



(出所) 各種資料より筆者作成。

次に IC の生産工程であるが、大まかには図 3 のようになる。大別すると設計と製造 (フォトマスク作成, 前工程, 後工程) となる。設計のうち、「論理設計」はこの製品の機能を論理回路レベルで記述したもので、「物理設計」はそれを寸法や配置構成, 電気特性といった物理的特性を伴うチップレイアウトとして表現する作業を指す。IC 設計の初期段階で、要求される機能をハードウェアとソフトウェアのどちらでどの程度実現するかを切り分け、

³ 以上の半導体の種類の説明は、JEITA (2012)、西村 (2014)、ITRI-IEK (各年版の 2013 年版)、「デジタル IC 基礎の基礎:第 2 回 デジタル IC とロジック IC」<<http://ednjapan.com/edn/articles/1011/01/news122.html>> (2014 年 3 月 13 日閲覧)などを参考にした。

協調開発される。ソフトウェアにはアプリケーションソフトの他、デバイスドライバやファームウェアのように IC ハードの基本的制御用のソフトがあり、前者は最終製品メーカーが、後者は IC メーカーが開発を担当する。ハードウェアの設計作業は、EDA (Electronic Design Automation) と呼ばれるコンピュータの設計支援ツールを使って行われ自動化が進んでいる。他方、ソフトウェアの設計では、エンジニアの創造性と手作業に依存する部分が依然多くあり生産性の向上が難しい（これを「ソフトウェア危機」という）。そのため、近年は、ソフトウェアの開発コストが急増し、ハードウェアの設計コストと同等かそれ以上になっている。

製造の分野に移ると、「フォトマスク」（単に「マスク」とも呼ばれる）は半導体の製造工程で使用される回路パターン原版をガラス、石英等に形成した透明な板で、露光装置でシリコンウェハ（単に「ウェハ」とも呼ばれる）上に転写される。配線層や部品層といった異なる画像を写すために、数枚から数十枚のフォトマスクが使用される。「ウェハプロセス」とは、シリコンウェハ上に成膜（酸化膜の形成）、リソグラフィ（マスク上の回路パターンを、レーザー光でウェハ上に転写・現像）、エッチング（不要な酸化膜を除去）、洗浄、不純物添加、平坦化、電極形成などの工程を経てチップ本体を作り込んでいく作業で（こうした工程を何度も繰り返す）、通常 1 枚のウェハ上に沢山の同じ回路パターンが形成される。各工程専用の装置があり、露光装置（ステッパーとも呼ばれる）のように 1 台で数億円から数十億円するものもある。この過程で様々な薬液類やガス類および洗浄用の超純水が大量に使用される。ウェハサイズ（直径）は 4 インチ（100mm）、6 インチ（150mm）、8 インチ（200mm）、12 インチ（300mm）が多く使われ、当然直径が大きければ 1 枚のウェハからとれるチップの数が増え（他の条件が同じならば）チップの単価が下がることになる。反面、大きな面積に均質に良質の回路パターンを作り込むための技術的難易度の上昇や装置の大型化による設備投資額の急増を伴うことになる。最後にウェハ上の各チップをテスターと呼ばれる装置で電氣的に検査し（「ウェハテスト」）、ここで前工程が終了する。

最後に後工程は、前工程でウェハ上に作り込まれたチップをダイヤモンドブレードで 1 個 1 個切り分けた後、各チップを先ずリードフレームと呼ばれる台に接着し、チップの電極とリードフレーム上のリードをボンディングワイヤー（金細線）で接続する。それをセラミックやモールド樹脂で封入し保護する。さらに、金型でリードフレームからチップを切り離し、外部リードを所定の形状に成型する。以上が、「パッケージ」工程である（パッケージにも様々なタイプがあり、以上はあくまでも最も基本的なケースである）。その後、一応出来あがったチップを検査装置（テスター）にセットし、予め準備されたプログラムに従って検査し不良品を選別する（「ファイナルテスト」）。良品にはパッケージ表面にメーカー名や型番等がマーキングされ出荷される⁴。

⁴ 以上の IC 製造工程の説明は、菊池（2012）、JEITA（2012）等を参考にした。

(2) 半導体産業の基本的発展パターン

IC 産業の発展の基本的方向性を理解する上で重要なのは「ムーアの法則」と呼ばれるものである。これは Intel 創業者の 1 人 G. Moore が 1965 年の論文で提唱した経験則である。微細化技術（ウェハ上に細かな回路パターンを作り込む技術）の進歩により IC の 1 チップに載る素子数は 18 ヶ月ごとに 2 倍になるというもので、3 年で 4 倍、10 年で 100 倍、30 年で 100 万倍となる計算である。微細化の程度は、IC を構成するトランジスタのゲート配線の幅または間隔で図られ、例えば、 $5\mu\text{m}$ （1980 年代） $\rightarrow 0.65\mu\text{m}$ （1990 年代） $\rightarrow 0.18\mu\text{m}$ （1999 年） $\rightarrow 0.13\mu\text{m}$ （2001 年） $\rightarrow 90\text{nm}$ （2004 年） $\rightarrow 65\text{nm}$ （2006 年） $\rightarrow 45\text{nm}$ （2008 年） $\rightarrow 32\text{nm}$ （2010 年）のようにプロセスの世代が進んできている⁵。微細化の進展によって IC の集積度と動作速度は向上し消費電力は減少し、要するに IC の高性能化（同一性能なら低コスト化と小型化）に繋がる⁶。この微細化と上述のウェハサイズの大型化（「大口径化」と言う）を通じて、機能の追加、高速化、大容量化などの高性能化と製造コストの低下を達成し売上と利益の拡大を図ることが、半導体ビジネスの基本的な発展方向性となった⁷。

ところで、高集積化は IC 設計作業の複雑化をもたらし、また期待される機能・品質実現のために設計・製造間の密接な擦り合わせが必要とされることとなる。しかし技術の成熟により、次第に設計と製造の分業が可能となってくる。その鍵の 1 つは「スケーリング則」（Scaling Rule, 「比例縮小則」とも呼ばれる）で、「MOS トランジスタのサイズを縦、横、高さ方向をそれぞれ 2 分の 1 にし、電圧を 2 分の 1 にして使えば、基本的にはトランジスタの動作は保証され、スイッチング動作は高速で低電力になるという法則」である。この法則を踏まえれば、今のプロセス技術で可能な素子や配線の最小加工寸法が決まればチップを構成する各部の寸法も決まる。これにより「デザインルール」が決まる。これは、ウェハ上に形成させる各種パターンの寸法や、パターン同士の隣接関係や間隔に対する制約など設計時に守るべき基本規則である。そして、最小加工寸法を λ （ラムダ）とし、金属配線の最小幅を 3λ 、配線間隔を 3λ などと全ての寸法を λ の整数倍で記入する方法で設計しておけば（これを「 λ ルール」と呼ぶ）、プロセス技術の進歩により最小加工寸法が変更

⁵ 西村（2014）および<<http://monoist.atmarkit.co.jp/mn/articles/1107/29/news003.html>>（2014 年 3 月 12 日閲覧）より。

⁶ これは「スケーリング則」によっている。スケーリング則とは、1974 年、米 IBM 社の Robert Dennard らが発表したもので、MOS トランジスタを縮小し、 $1/k$ に縮小すると、同一面積のチップに詰め込まれる集積度は k^2 倍になり、動作速度は k 倍、消費電力は $1/k^2$ 倍になるというものである（<<http://www.semiconductorjapan.net/serial/lesson/24.html>>2014 年 3 月 12 日閲覧）。なお MOS とは、金属酸化膜半導体（Metal Oxide Semiconductor）のことで、MOS を利用した IC は構造がシンプルで集積度も高く消費電力も少ないため、現在の IC の主流となっている。

⁷ しかし、近年、微細化が物理的限界に近づき、これまでのペースで高集積化を追求するのが困難になって来ている。これに対して、新技術を駆使して微細化の限界に挑戦し続ける方式を「More Moore」と呼び、他方、微細化推進にこだわらず、異なる材料や機能を持つ半導体素子をまとめて全体のシステム性能・付加価値を高めるやり方を「More than Moore」と呼ぶ。

されても再設計する必要がない。こうしたルールや法則の発明・発見により、理論上は IC 設計がウェハプロセス技術の変化に影響されなくなり設計と製造の分業が可能となる。デザインルールという概念やルールは、1979 年出版の C. Mead と L. Conway の LSI 設計教科書『Introduction to VLSI Systems』(Mead and Conway, 1979) により広く普及したものであり、これが IC 設計の基本として大きな影響を与えていく⁸。なお、設計と製造の分離可能性の度合いは IC の種類によっても異なり、ここでは主にロジック IC (および SoC) を念頭に置く。

(3) ファブレスーファウンドリ分業モデル

半導体産業における垂直分業体制成立は、1980 年代に米国シリコンバレーを中心に登場した IC 設計開発に特化した企業、所謂「ファブレス」の登場に遡る (Fabless。“Fab”とは“Fabrication Facility”, 即ち工場のこと。自前の製造工場を持たないのでこう呼ばれる)。EDA ツールの発展により革新的 IC の設計が容易化したこと、および通信機器やデジタル家電などに向けたロジック IC、とりわけ前述の ASIC/ASSP の市場が立ち上がってきたことが背景にある。当時の IDM はメモリのような汎用部品の半導体を得意とし、ASIC/ASSP のようなアプリケーションと密接に関係する IC の設計・開発を十分にサポートできなくなっていた。そこに在籍していた技術者たちが硬直した IDM の経営体制を嫌ってスピナウトし、ファブレスの設立ブームが起きたのである。

ファブレスは半導体製造工程をアウトソーシングしなければならず、とりわけウェハプロセス (前工程) は大規模な設備投資を要する最も資本集約的な工程で、ファブレスはこれを外部委託することで、少ない出資で斬新なアイデアを製品化し、短期間で高利潤を上げることが可能となる。ウェハプロセスの受託製造業者は「ファウンドリ」(Foundry) と呼ばれるが、ファウンドリ・ビジネスは、当初、過剰設備を抱えていた日本や米国の IDM が副業的に行っていた。ファブレスから見ると、副業ファウンドリの場合、繁忙期に外部からのオーダーを後回しにする、ファブレスとは製品市場でライバル関係にもあり設計・アイデアが盗まれる、といった恐れがある。そのため、ファブレスが本格的に成長するためには、受託製造に特化し、顧客の競合とならない専門モデルが希求された。これに応えるべく、1987 年に、台湾の TSMC 社が世界初の専門ファウンドリとして設立された。

TSMC は、台湾政府が推進していた半導体産業育成プロジェクトの 1 つからスピノフした企業で、その設立と経営を託されたのは、当時、政府系研究機関・工業技術研究院院長の地位にあり、TI の半導体事業部門副社長、上級副社長などを務め長年米国半導体業界で活躍した経験のある張忠謀 (Morris Chang) 氏であった。張忠謀氏はファブレスと IDM の軋轢を見て専門ファウンドリ事業の将来性を確信したのであるが、これは同時に知的財産権を持たない台湾が半導体産業に参入するための苦肉の策でもあった。副業ファウンド

⁸ 以上の説明は、Kotobank「スケーリング則」(<<http://kotobank.jp/>>2014 年 3 月 12 日閲覧)、立本・藤本・富田 (2009)、西村 (2014) を参考にした。

りは、製造プロセスの公開もせず中途半端な対応であったのに対して、TSMC はプロセス公開、コスト明示、そして歩留まり向上に努めることで、安定した製品化サービスを提供し高い評価を獲得していった（以上は、鈴木, 2009 を参考にした）。

専業ファウンドリは、多数顧客からの受注で生産規模の拡大と同時に好不況の波の平坦化を実現できる。これにより製造ラインの稼働率を上げ、設備投資の減価償却を図れるという利点がある。TSMC は台湾政府の税制優遇措置の助けもあり、巨額の設備投資を敢行していった。そもそも設計と製造ではコスト構造も仕事の内容も異質であり、それぞれに適した人材も違ってくるため、技術的に可能なら分業・別会社化した方が有利である。専業ファウンドリの登場によってファブレスの成長も促され、これは特に米国と台湾で顕著であった。現在でも、IC 設計業の生産高では、米国が首位、台湾が 2 位を占めている。さらに、TSMC の成功に触発されて、同じ台湾の UMC、シンガポールのチャータード・セミコンダクター、中国の SMIC（Semiconductor Manufacturing International Corp.）のような専業ファウンドリが現れ、この様にして、垂直分業体制の核をなすファブレスーファウンドリ分業モデルが発展することとなった。

ところで、当初、台湾ファウンドリは製造技術的には先進国の IDM に比べ一段低く見られていた。これは、当時、日米欧の先進的 IDM が開発した製造技術が製造装置に体化され、ファウンドリは自前の研究開発をあまりせず、一定のタイムラグの後その装置を購入し最先端より少し遅れたデバイスを安価に製造する戦略をとっていたためである。これがやがて変化し、ファウンドリが製造技術でも先端に躍り出るようになっていった。これを促したのが、各工程を担う装置間のインターフェイスが標準化されオープン化されたことである。これは米国の「セマテック」(SEMATECH, 1987 年設立)⁹ によって促進され、その結果、工程のモジュール化が進み、(かつては半導体メーカーが担っていた) 調整ノウハウが装置に組み込まれ市場取引されやすくなった。

装置メーカーにとっても、ファウンドリが販売先として比重を増したことに加え、技術開発面でもファウンドリとの協力が不可欠となった事情がある。即ち、オープン化のためには、複数の装置メーカーが、同じ半導体生産ラインを使い、装置相互の擦り合わせや試運転をする必要があるが、この役割を担うものとしてファウンドリのラインが重きをなすことになる。専業ファウンドリは自社ブランド製品がないため、半導体メーカーはライバルではなく、自社ラインから得られた情報を装置メーカーが公表することを厭わないためである。これにより装置メーカーの技術開発パートナーの役割においても、IDM からファ

⁹ SEMATECH (Semiconductor Manufacturing Technology) は、米国半導体工業会や民間半導体メーカー、国防総省などの協力による半導体製造技術の研究開発のためのコンソーシアムである (1987 年設立)。その目的は 1980 年代に凋落しかかった米国半導体産業の競争力回復である。セマテックから生み出された企業として、世界最大の半導体製造装置メーカーであるアプライド・マテリアルズ (Applied Materials, Inc) がある。

ウンドリに比重が移っていく¹⁰。TSMC のような主要ファウンドリは、その稼働率の高さと減価償却の速さを武器に、こうした生産性と信頼性に勝る新式の装置を高価格を厭わず積極的に導入し、また装置メーカーも最新技術を装置に組み込んでこれを支え、その結果、TSMC は製造技術でも IDM を追いついていったのである。

なお、近年は、微細化と大口径化が極度に進み技術的難易度が上昇したため、新世代のプロセス技術の開発に数百億円、最先端のウェハプロセス工場の建設に数千億円規模の投資が必要とされ、Intel, Samsung, TSMC など世界でもほんの一握りの大手しか負担できないようになってきている。

(4) モジュール型設計手法

設計と製造の分業に加え、IC 設計領域に限っても大きな変化が見られた¹¹。即ち、「モジュール型設計手法」の普及である。この背景には、微細化の進展により IC の集積度が増大するスピードに IC 設計の生産性向上のスピードが追いつかなくなったことがある（「設計生産性の危機」と呼ばれる）。これへの対策は、チップ面をいくつもの機能モジュールに分割し、それぞれ独立に設計する。また一度作った機能モジュールはライブラリーに登録し何度でも使い回すことで、設計生産性を向上させることである。これは上述のデザインルールに従うことで可能となる。この機能モジュールを「セル」もしくは「IP」（Intellectual Property。「設計資産」）と呼び、システム LSI（SoC）のような大規模で複雑な IC の設計・開発に有効に対処できることとなる。この既存 IP の再利用で設計期間とコストを低減する手法を「IP ベース設計」と呼ぶ。1990 年代後半になると IP の設計開発とライセンスングを専門に行う業者も登場した（「IP プロバイダー」と呼ばれる）。IP 導入当初は、IP プロバイダー間で共通の設計仕様がなく擦り合わせの作業が必要であったが、IP の標準化団体 VSIA（Virtual Socket Interface Alliance）の設立により仕様や機能表現の標準化と IP の取引を容易にする環境整備が進められた。

なお現在 IC ハードウェアの設計作業では EDA ツールの活用が不可欠となっていることは上述したが、EDA の発達も IC の集積規模増大への対策として必要とされたのである。即ち、1980 年ころから半導体各社が LSI 設計支援のための論理シミュレータ、タイミング検証、故障シミュレータ、レイアウトとその検証、マスク生成等の自社製 EDA ツールを開発・活用するようになった。やがて EDA ツールの専門メーカー（「EDA（ツール）ベンダー」と呼ばれる）も登場し、大きな力を持つようになった。現在は、米国の Cadence, Mentor Graphics, Synopsys の 3 社がビッグスリーと呼ばれる。こうした限られた数の主要ベンダーの EDA が普及するに伴い、これが一種の標準インターフェイスの役割を果たす

¹⁰ 以上のファウンドリと製造装置メーカーの連携強化の背景説明は、主に西村（2014）を参考にした。

¹¹ 以下の IC 設計領域の技術とビジネスに関する記述は、西村（2014）、佐野（2012）、JEITA（2012）を主に参考にした。

ようになった。即ち、IP 設計、それを繋ぎ合わせるチップ設計、および設計部門と製造部門の間のデータのやり取りが標準的な EDA ツール活用を通してなされるため分業とオープン化が容易になったのである。

こうして、標準的な IP を外部調達し、モジュール間の結合ルールも標準的な手法に合わせ、標準的な EDA ツールを活用して、製品差別化の核となる部分のみ自社開発し、これをうまく統合して IC 製品を作り上げるというモジュール型設計手法が普及していった。標準的な IP と手法によりながらも他社に勝つためには、ソフトウェアも含めた全体設計の効率、細かな製品ノウハウの蓄積による仕上りの良さ、複数顧客の様々なニーズの中から価値の高い機能を選びコストパフォーマンスのよい製品仕様を決定する能力が必要であり、それを支える自前のマーケティング力やシステムの機能についての深い理解力、こうした要素が IC 設計分野での競争力の源泉となってきたのである。

2.3 本研究の課題と視角

以上、半導体産業の発展経緯、および基本的な技術潮流とビジネスモデルについて解説した。本研究の目的は、これを踏まえて、半導体産業で後発組であった台湾企業が如何に発展に成功したかを、日本企業の凋落と対比させながら明らかにすることである。大筋としては、上述のような設計と製造の分業、設計におけるモジュール型手法の普及のトレンドに、後発組であり(当初は)リソースも限られていた台湾企業がかえってうまく順応し、ファブレス・ファウンドリ間のパートナーシップというビジネスモデルを推進する勢力の一翼を担ったのである。他方、日本企業は、分業化(モジュール化)・専業化、オープン化・標準化という大きな趨勢の中で、かつての成功体験が災いしたのか、垂直統合と総花主義、自前主義とカスタム化体質から抜け出せず、またコストを軽視しひたすら高性能・高品質を追い求める盲目的な「匠の呪縛」に捕われ、ズルズルと衰退していったと言える。

半導体産業(および電子情報通信産業一般)での日本企業の凋落については、既にまとまった分析が散見される(例えば、藤村, 2000; 湯之上, 2009, 2012; 西村, 2014; 佐野, 2012; 青島・武石・クスマノ, 2010)。本研究でも、日本企業に関しては、これらを多く参照した。また、台湾の半導体産業の発展に関しても一定の研究の蓄積がある。例えば、青木(1999)は、筆者の知る限り、まとまった日本語文献としては最も早い時期に発表されたもので、1990年代当時の台湾半導体産業の垂直分業と企業間ネットワークの状況、および半導体産業の立ち上げにおける政府の産業政策の影響と政府系研究機関・工業技術研究院(ITRI: Industrial Technology Research Institute)による技術・人材面での貢献について包括的な分析がなされている。王(2006)においても、政府の役割および生産システム・企業間分業関係に関する分析が主題で、前者に関しては、半導体産業黎明期の技術形成における政府とITRIによる研究プロジェクトの貢献やそこからの技術・人材のスピンオフによる半導体企業の設立の経緯が示されている。後者に関しては、半導体生産の5工程に沿った垂直分業体制(王は「垂直非統合」という用語を使用している)が台湾で形成された過程と分業企

業間の取引関係の経済学的考察がなされている。

台湾半導体産業は 1970 年代より政府主導で立ち上げが行われ、政府系研究機関の ITRI を核とした先進国からの技術導入、パイロットプロジェクトの実施、その成果のスピンオフによる半導体メーカーの設立、さらなる技術開発プロジェクトの実施とその成果の企業化というプロセスが 1990 年代まで続いた。やがて民間企業の成長により国家と ITRI の先導的役割は低下し、産業の担い手は民間にシフトしていった。この間の経緯を描いたものとして、佐藤（2007）と朝元（2011, 第 3 章）がある。とりわけ佐藤は、こうしたプロジェクトや企業化に関わった具体的な政府人員や技術者のレベルにまで下りていき、その経緯と政治的・経済的背景を詳細に描き出している。

こうした産業全体の成り立ちと発展経緯を分析対象としたものの他に、個々のセグメントやビジネスモデルに焦点を当てたものもある。例えば、伊藤（2004）や呉（2005）、立本・藤本・富田（2009）、大塚・葉（2010）はファウンドリ・ビジネスと TSMC のようなその担い手の経営・組織・成長戦略について論じている。このうち立本・藤本・富田は、アーキテクチャ論を踏まえ、半導体設計プロセスの噛み砕いた解説を行い、また微細化が進行する中でのファウンドリ（TSMC）の競争力構築メカニズムについて技術的な内容にも踏み込み分析している。この他、川上（2011）はファウンドリに比べ注目されることが少ない設計業に目を向けている。個別企業のケーススタディとしては、朝元による MediaTek（台湾のトップファブレス）と TSMC に関するものがある（朝元, 2012, 2013, 2014）。さらに台湾半導体産業の発展をクラスターの観点から分析したものに、岸本（2008）がある。

台湾で出版されている中国語文献では、筆者の知る限り、ITRI の産業経済與趨勢研究中心（IEK：Industrial Economics & Knowledge Center）が毎年作成している『半導体（工業）年鑑』（ITRI-IEK, 各年版）が基礎資料として重要である。台湾半導体産業に関する全般的解説として、張・藩文淵文教基金會（2006）、張・游（2001）、財訊出版社（2007）、財信出版社（2010）などがあり、個別企業のケーススタディとして、TSMC に関するもの（伍, 2006）、MediaTek に関するもの（蔡, 2007）、Phison（台湾ファブレス上位企業）に関するもの（藩, 2011）がある。また陳（2008）では、社会学的観点から半導体産業の分業・ネットワークの構造と権力関係が分析されている。

本研究の主な課題は、台湾半導体産業の垂直分業体制、とりわけファブレスーファウンドリ分業というビジネスモデルが実際どう運営され、上述のような設計と製造の分業、設計におけるモジュール型手法の普及のトレンドに如何に順応し、後発組であるのにもかかわらず競争力を獲得できたかを分析することである。発展の歴史的経緯も必要に応じて言及するが、どちらかと言うと現状での仕組みの分析が中心である。なかでも、ファブレスーファウンドリ分業の一方の主役であるファウンドリ（うち代表的企業である TSMC）に注目し、プラットフォーム・ビジネス（顧客 IC 設計企業等へ設計支援を含めた包括的サービスを提供するプラットフォームを構築し、分業であるにもかかわらず緊密なパートナーシップと効率的な調整を実現する仕組み）とそれを支える技術的・組織的背景について検

討する。筆者の知る限り、TSMC 等の台湾ファウンドリに関する既存研究では、これらの概要、もしくは（詳細ではあっても）一部分の分析に留まり、全体像が必ずしも描き出されていない。次に既存台湾研究の多くは、分業関係全般かファウンドリに注目したものであり、分業のもう一方の主役である設計企業に注目したものが少ないようである。本研究では、IC 設計企業（ファブレス）の競争戦略についても注目し、モジュール型設計手法が台湾に定着し競争力を持つに至った理由を分析する。さらに、本研究では、台湾の分析が主な関心ではあるが、随所で日本半導体企業との比較を織り込み、上述のような技術潮流と産業構造の変化に、何故台湾は順応でき、何故先発組で技術力もあったはずの日本企業がかえって不適応であったのかを探っていききたい。これを通して、台湾の特徴を際立たせると共に、日本企業凋落の原因への理解を得ることを狙いとしている。

以下の分析では、既存文献・資料を活用しながらも、論文のコアとなる部分では極力筆者自身による現地調査（台湾等での企業面談）の成果に基づくようにしている。また、以下では、半導体と IC という言葉を（必要がなければ）厳密に区別はしないが、台湾については IC が大半なので「IC 企業」「IC 産業」などと記述し、日本企業は IC 以外の半導体製品も一定割合あるので「半導体企業」「半導体産業」などと記述することが多い。何れにせよ、両者の比較においては IC（中でもロジック IC やシステム LSI）を念頭に置いている。

3. 台湾 IC 産業の概況

本節では、主に既存の統計データ・資料を用いて、台湾 IC 産業の特徴を紹介し、次節以降の分析の背景を説明する。以下では、垂直分業体制、産業集積の発達、積極的な国外市場開拓の3点に分けて検討し、さらに台湾 IC 産業発展の歴史的経緯についても解説する¹²。

3.1 垂直分業体制

台湾 IC 産業の最大の特徴は、設計、フォトマスク、ウェハプロセス、パッケージ、テストの5つの工程が各々専門特化した企業によって担われる垂直分業体制をとり、しかもそれら各工程で大きな世界シェアを占めていることであろう（表2）。IC 製造業における「ファウンドリ」とは、既に述べたように、ウェハプロセス（前工程）の受託製造業のことである。台湾は TSMC（Taiwan Semiconductor Manufacturing Company, 台湾積體電路製造）や UMC（United Microelectronics Corporation, 聯華電子）のような専業ファウンドリを持ち、自社ブランド IC の製造・販売をしないことで、顧客と競合することなくサービスを提供していることが大きな特徴である。なお、IC 設計業はファブレスを指し、台湾企業は、ファブレスだけの売上高世界企業ランキング上位にも多数エントリーしている¹³。

¹² 本節の記述は、筆者の旧稿・岸本（2008, 第1節・第2節）に多く依拠しているが、データは出来るだけ新しいものに更新し、その後の調査の成果も盛り込んで加筆修正した。

¹³ 例えば、2011年のデータで、ファブレス売上高世界ランキング Top 25 に、台湾からは

表2 台湾 IC 産業の生産額推移（単位：億 NT\$, %）

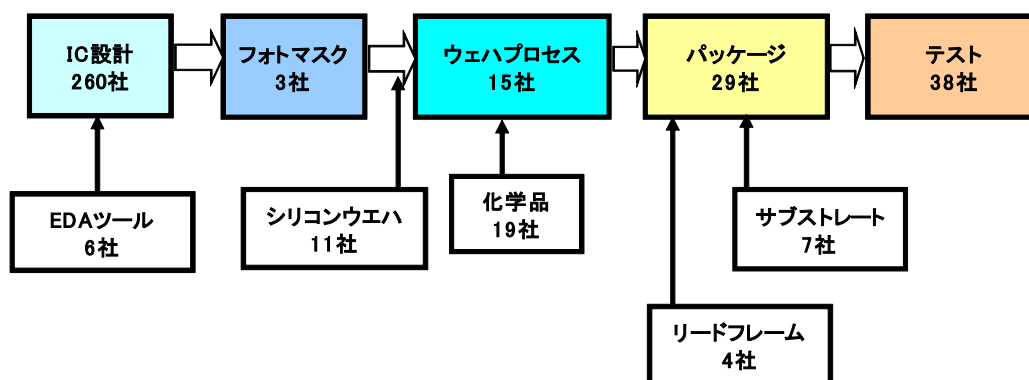
	2001	2002	2003	2004	2005	2006	2007	2008	2009	2010	2011	2012	2012世界シェア(%)	備考
IC産業生産総額	5,269	6,529	8,188	10,990	11,179	13,933	14,667	13,473	12,497	17,693	15,627	16,342	18.9	米に次ぐ世界2位
IC設計業	1,220	1,478	1,902	2,608	2,850	3,234	3,997	3,749	3,859	4,548	3,856	4,115	19.7	米に次ぐ世界2位
IC製造業	3,025	3,785	4,701	6,239	5,874	7,667	7,367	6,542	5,766	8,997	7,867	8,292	—	—
ファウンドリ	2,048	2,467	3,089	3,985	3,735	4,378	4,518	4,469	4,082	5,830	5,729	6,483	67.8	世界1位
メモリ	977	1,318	1,612	2,254	2,139	3,289	2,849	2,073	1,684	3,167	2,138	1,809	—	—
ICパッケージ業	771	948	1,176	1,566	1,780	2,108	2,280	2,217	1,996	2,870	2,696	2,720	55.3	世界1位
ICテスト業	253	318	409	577	675	924	1,023	965	876	1,278	1,208	1,215	—	—
自社製品生産額	—	2,796	3,514	4,862	4,989	6,523	6,846	5,822	5,543	7,715	5,994	5,924	6.9	米・韓・日・欧に次ぎ世界5位
国内販売率(%)	—	48.4	47.8	44.5	43.2	39.1	37.8	36.9	37.9	39.6	—	—	—	—

（注）この数値は海外生産を含む（ちなみに 2007 年における海外生産比率は、設計業で 10.0%，ファウンドリで 2.2%，パッケージ業で 6.7%，テスト業で 6.9%である）。自社製品生産額とは、IC 設計業と製造業自社ブランド製品（メモリ）の売上高の合計である。

（出所）ITRI-IEK（各年版）に基づき筆者整理。

正確に言えば、垂直統合型デバイスメーカー（IDM）も存在し、一定の比重を維持している。例えば、表2のIC製造業生産額のうち「メモリ」の部分がIDMによる生産と見られるが、年毎の変動があるもののIC製造業生産額の2割から4割の間で推移している。しかしこの場合でも、日本や韓国のIDMと異なり、設計からテストまでの5工程を全て自社内で行なうのではなく、設計、ウェハプロセス、およびテストのみを行う（王, 2006）。しかもその一方で部分的には、専業ファウンドリへの製造委託、あるいは自身がファウンドリとなって他企業からの製造受託も行なう。

図4 台湾 IC 関連産業の構造図（2012 年）



（注）パッケージとテストを兼業する企業は 23 社。

（出所）ITRI-IEK（各年版の 2013 年版）p.5-5, pp.7-64~7-75 より。

台湾 IC 関連産業の基本的な構造は図4に示される通りである。また表3では、各部門の主要企業を示してある。ここで IC 設計（業）は上述のようにファブレスのことである。後

MediaTek（6 位）、MStar（11 位）、Novatek（12 位）、Realtek（15 位）、Himax（19 位）の 5 社が入っている。なお国・地域別では、米国が 13 社、欧州 4 社、中国 2 社、日本 1 社である（<<https://www.semiconportal.com/archive/editorial/market/120412-fablessranking.html>>より）。元ソースは IC Insights。2014 年 3 月 17 日閲覧）。

に解説するように1つもしくは限られた数の技術・製品分野に「選択と集中」する傾向がある。ウェハプロセスは上述のファウンドリとIDM（メモリメーカー）を含む。専業ファウンドリとしてはTSMCとUMCが両雄で、ロジックを主としながらアナログや混載メモリ、MEMSなど幅広く対応可能である。InoteraやWinbond、PSC、Rexchipのように専業もしくは兼業でDRAMを中心としたファンウンドリ・ビジネスを営んでいるものもある。後工程、即ちパッケージとテストは、近年1つの企業内に統合されるケースが増えているが、どちらかだけに特化した企業も依然一定数存在する。

表3 台湾IC産業主要部門ごとの上位企業（単位：億NT\$）

順位	企業名	売上高	主要事業内容等
IC設計業(2012年)		主要応用製品・サービス	
1	MediaTek(聯發科技)	992.6	Mobile Phone, Digital TV, DVD/BD Player, Optical Disc Driver, Broadband DSL
2	MStar(晨星半導體)	375.0	LCD Monitor, Analog&Digital TV, Mobile&Wireless Products, Set-Top Box etc.
3	Novatek(聯詠科技)	370.1	FPD, Audio/Video Products
4	Phison(群聯電子)	330.8	USB Flash Drive, Memory Card
5	Realtek(瑞昱半導體)	246.1	Communications Network, Computer Peripheral, Multimedia (Display)
6	Himax(奇景光電)	219.0	TFT-LCD
7	Richtek(立錡科技)	112.8	Switching Regulations, Linear Regulator, Vcore, Lighting Solutions, Display etc.
8	Raydium(瑞鼎科技)	105.6	TFT-LCD
9	ILITEK(奕力科技)	105.5	TFT-LCD
10	Global Unichip(創意電子)	90.1	Design Service
IC製造業(ファウンドリ+IDM)(2012年)		主要製品・サービス	
1	TSMC(台灣積體電路製造)	5,062.0	Foundry (Logic etc.)
2	UMC(聯華電子)	1,060.0	Foundry (Logic etc.)
3	Inotera(華亞科技)	353.0	Foundry (DRAM)
4	Winbond(華邦電子)	330.0	Memory (DRAM etc.), Foundry (DRAM)
5	NANYA(南亞科技)	325.0	Memory (DRAM)
6	PSC(力晶半導體)	275.0	Memory (DRAM), Foundry (DRAM etc.)
7	Rexchip(瑞晶電子)	274.6	Foundry (DRAM)
8	MACRONIX(旺宏電子)	239.0	Memory (Flash, ROM), Foundry
9	VIS(世界先進)	172.0	Foundry (Logic, Analog etc.)
10	LITE-ON(敦南科技)	68.0	Analog IC, Sensor IC, Discrete
ICパッケージ/テスト業(2012年)		主要技術・サービス	
1	ASE(日月光半導體)	1,300	Dual-in-Line, Quad, BGA, PGA, CSP, SiP, Flip Chip, Bumping, Cu Pillar, Memory, Discrete
2	SPIL(矽品精密)	647	BGA, CSP, Stacked Die, Multi-Package, Memory Card, Quad & Dual, Bumping
3	Powertech(力成科技)	416	QFN, Redistribution Layer, Copper Pillar Bump, Lead-Free Bump, CMOS Image Sensor TSV, FBGA, TSOP, Memory Card, MCP/SiP, PoP/PiP, FCBGA, FCCSP
4	ChipMOS(南茂科技)	170	SOP, TSOP, LQFP/TQFP, FBGA, VFBGA, stacked CSP, Mini-BGA, LGA, TCP, COG, COF
5	Chipbond(順邦科技)	127	Bumping, Redistribution Layer, COF, CSP
6	KYEC(京元電子)	127	Test Solution (for Memory, Digital, Mixed-signal, LCD Driver, CIS/CCD, RF, SoC)
7	FATC(福懋科技)	107.0	TSOP, FBGA
8	OSE(華泰電子)	100.0	SOP, SSOP, TSOP, TSSOP, QFP, LQFP, TQFP, TDFN, TQFN, PLCC, PDIP, SOJ, LFBGA, TFBGA, LGA
9	Walton(華東科技)	77.0	PLC, QFP, SOP, TSOP, LFBGA, TFBGA, VFBGA, Trench BG, MCP
10	TongHsing(同欣電子)	70.0	GGI Flip Chip, C4 Flip Chip, COB, Substrate Manufacturing Services

(注) ICパッケージ/テスト業 Top 10のうちKYEC（テストのみ）とTongHsing（パッケージのみ）以外はパッケージとテスト両方を扱う。この場合、主要技術・サービスとしてはパッケージに関する情報を掲載した。なおここに掲載したもの以外のサービスを有するケースもある。

(出所) ITRI-IEK（各年版の2013年版）p.5-14, p.5-23, p.5-31のデータ、および各社HP等に基づき筆者作成。

なお図4には出ていないが、半導体製造用の装置・機器のメーカーも重要な関連部門である。台湾 IC 産業は、IC 設計からテストまでの根幹部分は主に台湾地場メーカーによって担われているが（TSMC のように外国人の株式保有比率が大きく定義上は外資になる場合でも、企業の起源および経営は台湾が掌握しているものも含む）、重要な製造装置やツール、部材については依然外国企業（在台湾子会社も含む）への依存が少なくないと見られる¹⁴。とは言え、こうした分野でも次第に地場企業が成長し海外への依存を減少させてきている。即ち、製造装置分野では、1980 年代に先ず後工程用の装置や金型について、パッケージ企業との交流を踏まえ徐々に地場メーカーが登場してきた。1990 年代には、国内ファウンドリと DRAM メーカーの勃興に伴い、装置部品の清洗や補修、パッケージ工程用装置の接続とライン形成作業からはじまり精密部品と精密なパッケージ工程用装置の開発へと深化した。2000 年頃からは国際的装置メーカーからの受託製造の形で前工程用装置の製造が始まり、次第に自前の研究開発投資を増やしていった。2013 年時点では、約 70 社の装置メーカーがあり、うち 3 大大手（受託製造業者含む）が生産額の 47%を占めている。主力製品は前工程用（薄膜形成、ドライエッチング、化学的機械研磨）装置だが、国際的大手装置メーカーからの受託製造部分を除くと湿式洗浄装置と検査用装置が多い（ITRI-IEK, 2013, 第 VI 篇第二章）。地場の装置メーカーが増えることは、半導体メーカーにとってコスト面で有利だけでなく、アフターサービス、とくにスペアパーツの調達とメンテナンスが迅速に行われ時間との戦いに臨む上でも有利である¹⁵。

3.2 産業集積の発達

台湾 IC 産業の特徴の第 2 は、設計からテストまでの 5 工程と関連部材の提供を担う企業（地場企業および外国企業の子会社・拠点）が国内に多数存在しており、しかもその多くが台湾北西部地域に集中立地して産業集積（クラスター）を形成していることである。即ち、台湾の IC 関連企業は、新竹科学工業園區（1980 年開設）を擁する新竹市・県を中心に、そこから PC やデジタル家電等の最終製品分野を含めた ICT 産業の中心である台北にかけての地域に集中している。この地域に全 IC 関連企業数の約 90%が立地する（2012 年当時。ITRI-IEK, 各年版の 2013 年版, p.7-75）。ただし、この数値は企業の本社所在地を基準に集計したものと思われ、本社以外の場所に分工場等が存在する場合が少なくないことから実勢を必ずしも正確に反映していない。近年では、新竹園區の工業用地不足と台湾中

¹⁴ 2012 年のデータで、台湾の半導体製造装置の輸入額は 2,271 億 8,000 万台湾元で、うち輸入先としては日本 30.0%, 米国 26.6%, オランダ 16.6%, シンガポール 10.2%が上位を占める。他方、輸出額は 418 億 6,400 万台湾元で、輸出先としては中国大陆 35.3%, 米国 21.2%, 日本 9.8%, 韓国 7.5%が上位に位置している（ITRI-IEK, 2013, p.6-35）。

¹⁵ 台湾の IC パッケージ会社 Chipbond（頤邦科技）での面談より（2013 年 9 月 24 日実施）。また同社によれば、半導体製造コストの多くの部分は装置に起因するが、特に比較的労働集約的な後工程では、地場装置メーカーとコスト削減に向けた共同開発を行い、競争力を獲得したという。

部と南部での科学工業園区開設を背景に、例えば、前工程では 12 インチウェハ対応の新工場については、台中や台南への立地も見られる。後工程企業については、新竹市・県の他に中部や南部の都市（特に高雄市）に立地する企業も比較的多い。これは 1 つには、パッケージやテストは技術レベルがそれほど高くない部分もあり新竹科学園区への入居基準を満たさなかったためである。しかし、2007 年 1 月より高速鉄道（台湾式新幹線）が開通し台北－高雄間を 2 時間以内で繋ぐようになったこともあり、狭義には新竹－台北間を、広義には新竹を中心に南北に伸びるこの地域を台湾の IC 産業集積とみなして差し支えない。

3.3 積極的な国外市場開拓

第 3 に、国内におけるこうした産業集積の発達にもかかわらず、製品販路に関しては決して内向きではなく、むしろ国外に対してオープンな構造となっていることも台湾の特徴である。ここで、台湾 IC 産業の部門ごとの市場の国別・地域別分布を見てみよう。表 4 に見られるように、2010 年のデータで、テスト業を除く全部門で海外市場への販売が売上高の半分以上を超えている（テスト業においても、完成した IC は一旦国内の IC 設計企業に納められ、その後輸出されるケースが多いと思われる）。この内、ファウンドリ、パッケージ業、およびテスト業では北米（主に米国）の比率が大きく、IC 設計業では中国・香港の比率が大きいことが特徴的である。IC 設計業で中国・香港の比率が大きいのは、中国が電子製品製造の世界的拠点となり、台湾のセットメーカー（最終製品メーカー）が工場の中国移管を進め、キーパーツである IC を直接中国の生産現場に納めるよう要求したことに多く起因している（ITRI-IEK, 各年版の 2008 年版, p.3－111）。なお IC 設計業分野で世界をリードするのは米国であり、台湾はそれに次ぐ地位にあるが、米国のファブレスおよび IDM が、製造工程については台湾に積極的にアウトソーシングする一方で、設計はバリューチェーンのコア部分として掌握していることが窺われる。

表 4 2010 年台湾 IC 産業部門ごとの市場分布（単位：％）

部門	市場分布			
	台湾	中国・香港	北米	その他
IC設計業	33.3	58.0	2.4	6.3
ファウンドリ	18.2	62.9	11.1	7.8
パッケージ業	40.8	41.5	7.3	10.4
テスト業	55.4	29.3	6.3	9.0

（出所）ITRI-IEK（各年版の 2011 年版）p.6-17, p.6-29, p.6-37, p.6-47 のデータに基づき作成。

3.4 台湾 IC 産業発展の歴史的経緯

台湾半導体産業の本格的発展は、1970 年代前半、台湾の産業高度化推進の一環として、時の実力者、蔣経国行政院長（首相に相当）の指示により IC のパイロットプラント計画が始動したことが端緒である¹⁶。1974 年にはプロジェクト担当部局として工業技術研究院（ITRI）の中に電子工業研究所が設置された。同プロジェクトでは、米国 RCA 社からの技術移転と米国留学経験を持つ華人技術者などの貢献に基づき技術基盤の確立と新産業の創出が目標とされた。同プロジェクトは 1979 年 6 月に完了したが、その成果は 1980 年に ITRI からのスピノフの形で台湾初の本格的 IC 製造企業である UMC が設立され事業化された。その後も、第 2 期計画（1979～83 年）、VLSI 計画（1983～88 年）、サブミクロン計画（1990～95 年）、ディープサブミクロン計画（1996～2000 年）と国家プロジェクトが続いた。

このうち特に重要なのは、VLSI 計画の成果が TSMC の設立として事業化されたことである。1987 年設立以来、かつて米国 TI 社半導体部門の責任者であった張忠謀の指揮の下、TSMC は台湾独自の専業ファウンドリのビジネスモデルを打ち出し急成長を遂げた。台湾の国家プロジェクトは、当初から製造だけでなく設計部門の育成も視野に入れていたが、ファウンドリの登場により、1980 年代後半以降設計会社の設立が刺激された。台湾の IC 設計企業は 1983 年設立の Syntek Design（太欣半導体）を嚆矢とし、1980 年代後半には SiS（矽統科技）、Realtek（瑞昱半導体）、Sunplus（凌陽科技）など現大手設計企業のいくつかが開業した。ちなみに 1991 年時点で設計企業の数 は 57 社で、1995 年に 66 社、2000 年に 140 社、2005 年には 268 社へと一貫して増加している。

設計技術のソースとしては電子工業研究所からのスピノフと海外帰国組み技術者が重要である。特に後者に関して言えば、ファウンドリの活用によりわずかな出資で斬新なアイデアを製品化し、短期間で高利潤を上げるケースが続出したことが、1980 年に設立された新竹科学工業園区の存在とも相俟って、シリコンバレー等から経験豊富な華人技術者を帰国させる誘引として機能した。なお一旦は設計部門を設けて IDM となっていた先発の UMC も、TSMC の成功を目の当たりにし 1995 年専業ファウンドリへと転換している。

こうして台湾特有の垂直分業体制が形成されていったが、設計とウェハプロセス（ファウンドリ）以外の部門についてはどうであろうか。まず、フォトリソ作成については、電子工業研究所からスピノフした技術者により 1988 年に TMC（台湾光罩）が、その後 INNOVA（新台科技）が設立されたのが始まりである。資本・技術集約度が比較的高い部門であるためその後の新規参入は少ない。パッケージ業については歴史が古く、1960 年代以降、外資系パッケージ・メーカーが台湾に進出し、その後地場民間資本も参入した。このため、IC 製造企業は当初から内部にパッケージ部門を設けず、彼らに委託することとなった。1990 年代以降、パッケージ業の主役が外資系から地場系に移っていったことで、ウェハプロセス企業とパッケージ企業との提携が盛んになった。最後にテスト業であるが、

¹⁶ ここでの歴史的経緯についての記述は、主に佐藤（2007）、青山（1999）、ITRI-IEK（各年版）を参考にした。

1990 年以前の国内専業テスト企業は ASE Test（福雷電子）と VATE（立衛科技）のわずか 2 社だけであった。パッケージ企業とテスト企業の企業数は、1995 年には各々 12 社と 9 社で 2001 年には各々 40 社と 36 社となり、その後ほぼ横ばい状態が続いている。なお、パッケージ業とテスト業は部門の枠を超えて一体化する傾向にある。パッケージとテストを一括して受注する形態は、1998 年にはテスト業全受注の 40.4% を占め、2004 年には 61.0% にも上った。

台湾半導体産業の立ち上げ期には国家主導の技術開発とその企業化という方式が有効であったが、1990 年からのサブミクロン計画ではそれが頓挫した。すなわち、同計画の成果を踏まえ、1994 年台湾初の国産技術に基づく DRAM メーカーとして VIS（世界先進）が設立されたが、1990 年代後半に巨額の赤字を出し僅か 5 年で DRAM 事業から撤退した。世界先進の設立と前後して、Winbond（華邦電子）、Mosel Vitelic（台湾茂矽電子）、ASMI（德基半導体）、PSC（力晶半導体）、NANYA（南亜科技）、ProMos（茂徳科技）の 6 社が DRAM 事業に参入した。いずれも有力な民間ビジネスグループをバックに海外企業からの技術導入に基づいて運営され、世界先進に欠けていた継続的投資能力と商品企画能力を備えていた。技術導入先の外国企業には、東芝、沖電気、三菱電機、ジーメンス、TI、IBM 等が含まれる。こうした民間企業の成長により国家と ITRI の先導的役割は低下した。最後の国家プロジェクトであるディープサブミクロン計画では、スピノフによる企業化は競合を恐れる民間企業からの激しい反対に会い、プロジェクトの大幅な縮小を余儀なくされた。

4. 専業ファウンドリの競争戦略—TSMC の事例より—

本節では、台湾ファウンドリの雄であり、業界世界トップ企業でもある TSMC に注目し、同社の成長の軌跡、2000 年頃以降構築されてきたプラットフォーム・ビジネスの内容、およびその土台である TSMC の柔軟かつ高効率な生産システムの成り立ちについて出来るだけ包括的に解説していきたい。

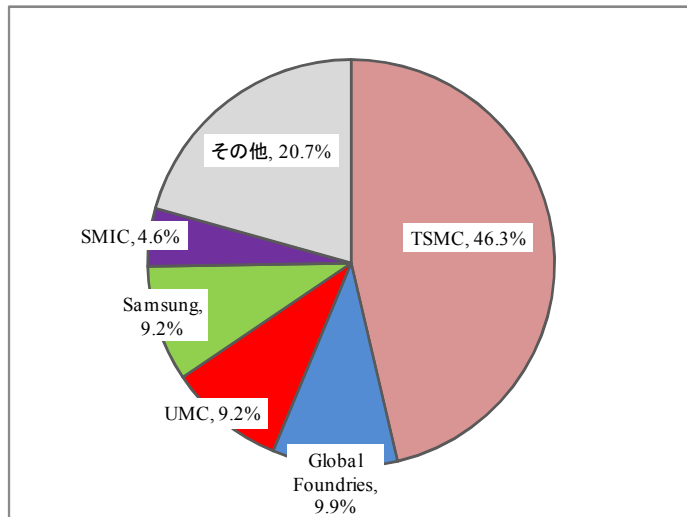
4.1 TSMC の実力および成長の軌跡

TSMC は、1987 年に新竹科学工業園区内に設立され、当初から専業ファウンドリのビジネスモデルを堅持している。現在、ファウンドリ業界では世界最大手であり、IDM を含む半導体業界全体でもトップクラスの業績である。例えば、2012 年における TSMC の売上高は 172 億米ドルで、Intel、Samsung に次いで世界第 3 位である。またファウンドリ市場に限定すると、2013 年の世界市場でのシェアは 46.3% で、圧倒的な強さを誇る（図 5 参照）。

TSMC の本部と工場の多くも新竹科学園区内にあるが、新竹園区が手狭になってきたこともあり、最新鋭の 12 インチウェハ工場は新竹の他、南部と中部園区にも設置されている。また、中国（上海 TSMC）と米国（WaferTech）、シンガポール（SSMC。NXP との合併）

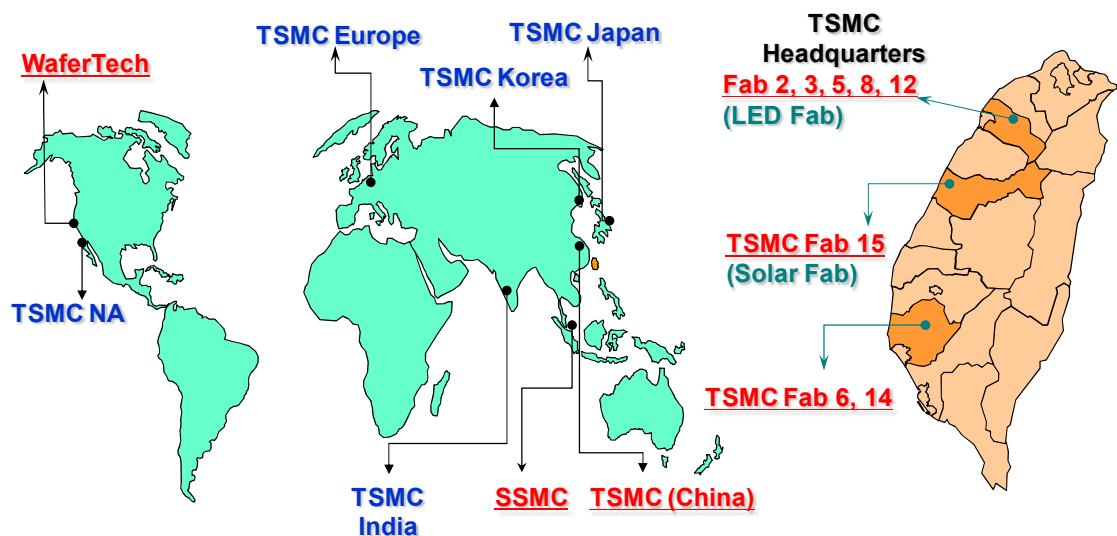
にも生産拠点があり、さらに日本、インド、欧州、米国、韓国には営業拠点を設置している（図 6 参照）。全世界に約 3 万 7,000 人の従業員を擁す（2013 年 12 月時点）。

図 5 2013 年世界ファウンドリ市場における主要企業のシェア



（出所）＜<http://nna.jp/free/news/20140207twd003A.html>

図 6 TSMC の拠点



（注）海外拠点のうち赤字（下線）は生産拠点，その他は営業拠点。シンガポールの SSMC は，TSMC と NXP（旧 Philips 半導体部門）との合併。

（出所）TSMC 会社説明資料より（2012 年 7 月 26 日入手）。

ところで、台湾半導体産業はロジック IC を中心としているが、これは産業立ち上げ当初、多額の投資を必要とする量産型のメモリやマイクロプロセッサよりも、多品種少量生産型のロジック IC（ASIC，ASSP）が台湾国内産業の中小企業的性格に適合していると判断さ

れ、そうした技術の導入を選好したためである。実際、国内外のデジタル時計や電卓、電子雑貨、後には PC といった産業が台湾製 IC に市場を与えることとなる。TSMC は設立当初、見よう見まねで DRAM 製造に手を出したこともあるが、基本的には、こうした多品種少量型、中小設計メーカーによるロジック IC を念頭にファウンドリ・ビジネスを立ち上げた。ただし、当時、TSMC の生産能力を十分に稼働させるには国内顧客からの受注量は不足しており、米国シリコンバレーのファブレスから多くのオーダーを受け入れた（青木、1999、第 4 章）。ファブレスーファウンドリのパートナーシップは、当初から国内だけでなく国際的分業に基づくものであり、現在でも台湾ファウンドリの市場シェアの約 6 割は北米顧客が占めている（前出の表 4）。なお、TSMC の顧客タイプの内訳では、当然ファブレスが多いものの、近年、IDM が製造の一部もしくは大部分をアウトソーシングする戦略に転じたため（これを「ファブライト」と呼ぶ）、TSMC の売上高の少なからぬ比率を占めるに至っている（例えば、2010 年第 4 四半期で IDM は 22%）。また TSMC のプレゼンスの増大を背景に、Intel やルネサスのような大手 IDM との技術的アライアンスの事例も出てきている（田村、2013）。

さて、ここで TSMC の設立以後の成長の軌跡を M. Porter の競争優位を築く 3 つの基本戦略に則してみると¹⁷、次のようになる。

第 1 段階（1987～1995 年）：低コスト集中戦略の時代。技術力も生産能力でも特別の優位性はなかったが、専業ファウンドリの草分けとして、低コストと専業の利点を活かし、競合もなく成長軌道に乗る。

第 2 段階（1996～2001 年）：コストリーダーシップ戦略の時代。プロセス技術の進展では、当初、ITRS（International Technology Roadmap for Semiconductors）委員会（国際半導体ロードマップ委員会）の技術ロードマップより落後していたものの、急速にキャッチアップし 1999 年以降（0.18～0.13 μm ）は微細化のペースで業界標準より先行するようになった。台湾初の IDM として設立された UMC が 1995 年に専業ファウンドリへと転換したため、専業 2 社間で本格的な競争が始まり、生産能力拡充と積極的受注への動きが刺激された。この時代の主な競争優位の源泉は、規模の経済に基づくコスト優位性である。

第 3 段階（2002 年以降）：差別化戦略の時代。2002 年以降は、TSMC（および UMC）はプロセス技術では IBM や富士通等の先進国の一線級企業と比べるとやや落後するもののコスト的には優位にあった。SMIC（中国）や Chartered Semiconductor（シンガポール）のような他の専業ファウンドリの後発組がプロセス技術では落後するものの低コストを武器

¹⁷ 競争優位を築く 3 つの基本戦略（コストリーダーシップ戦略、差別化戦略、集中戦略）は、M. Porter の提唱による（Porter, 1980）。コストリーダーシップ戦略とは、競合他社よりも低コストを実現し競争優位を確立する戦略である。差別化戦略は、自社製品を差別化し、業界の中でもユニークと看做される価値を創造することにより競争優位を築く戦略である。集中戦略は、特定の顧客層（市場セグメント）や特定の地域市場、特定の流通チャネルなどに集中する戦略である。集中戦略によりコスト低減を図るか（低コスト集中）、差別化を図るか（差別化集中）、あるいは双方を達成する。

に追い上げるという状況であった（以上、伍, 2006 による）。

実はこのころ TSMC 飛躍の画期となる状況が出現していた。即ち、2000 年前後からプロセス微細化がこれ以上進むと、デザインルールを明確に定義することが困難になる可能性が指摘されていた。IC の高集積化の更なる進展により設計と製造の分離が困難となり、擦り合せ型アーキテクチャと相性の良い IDM に再び有利に働くようになるという予想がなされたのである。これに対して、TSMC は次の 2 つの方法でファウンドリ・ビジネスの持続性確保に向けた努力を逸早く敢行し、現在にまで至る優位性の基盤を築くこととなる。第 1 に、同社は有力装置メーカーと関係を強化し、最先端プロセス装置を積極的・大々的に導入した。装置メーカーは自社の先端技術を装置に組み込みそれを後押しした。第 2 に、2000 年頃からプラットフォーム・ビジネスへ着手した。TSMC は IP コア開発業者や EDA ツールベンダーとアライアンスを組み、顧客（IC 設計企業等）へ設計支援の包括的サービスを提供することで、複雑化する設計環境の中でも顧客が容易に作業を進められるようにし、結果として TSMC への発注を増やし顧客を繋ぎとめるような仕組みを構築していったのである。類似の取り組みは、その後ファウンドリ業界全般に普及することとなるが、TSMC はこれを先導しかつ最も体系的に実施することで自社の優位性を堅固なものとしていった（石原, 2005; 立本・藤本・富田, 2009）。

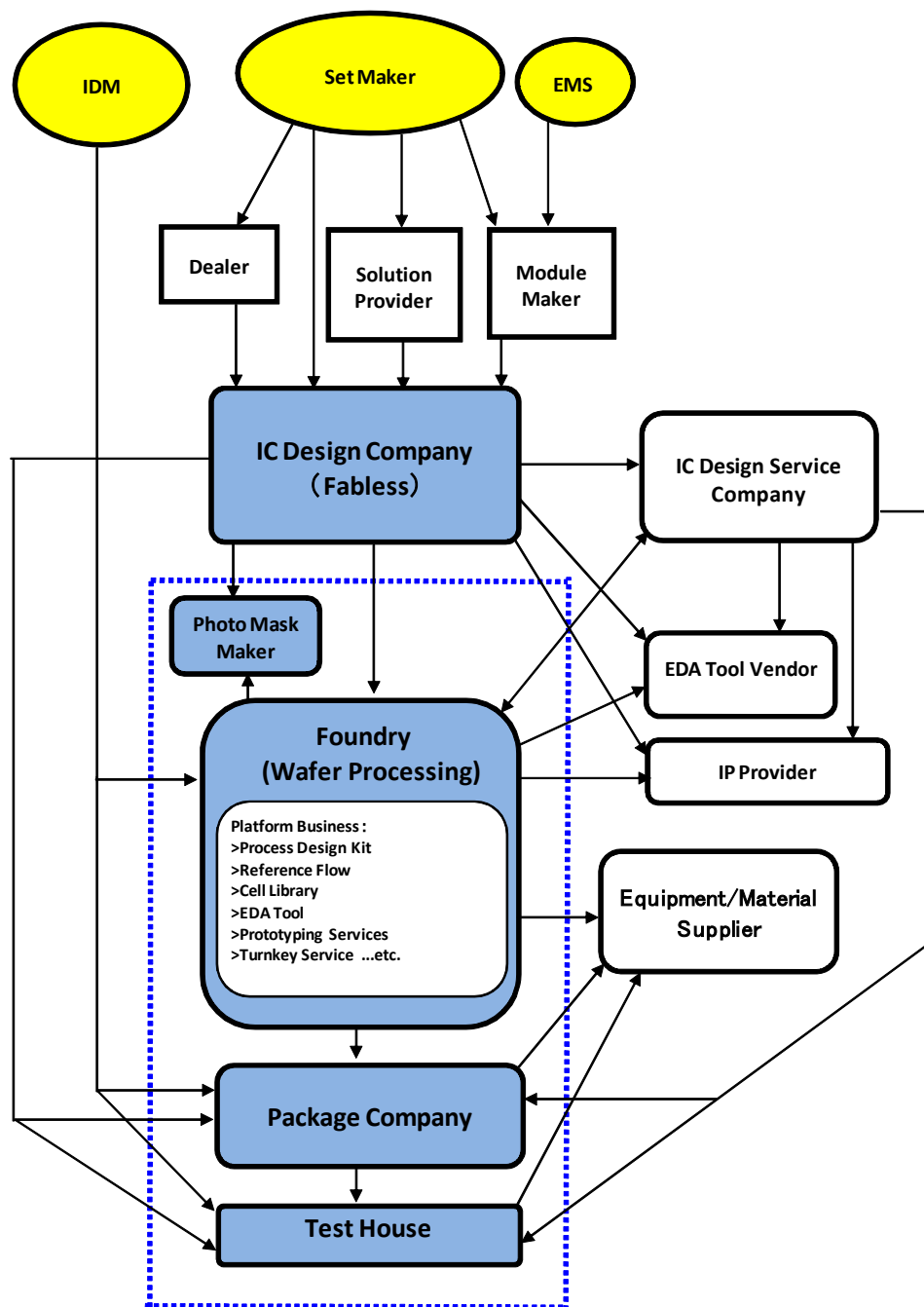
以下で、TSMC のプラットフォーム・ビジネスとそれを支える技術的・組織的背景について詳細に解説する。装置メーカーとの連携強化を含む優れた生産システムの構築については、4.3 節で言及する。

4.2 TSMC のプラットフォーム・ビジネス

TSMC の設計支援サービスは、簡単に言うと、TSMC の生産ラインで検証済みの IP, TSMC の設計 Platform を活用することで言えば半完成品から出発でき、失敗のリスクを少なくすると同時に、顧客の time to market, time to revenue を短縮させるというものである。その主な構成要素は以下のようなものである¹⁸。なお、図 7 には台湾 IC 産業における垂直分業体制の概略を示している。

¹⁸ 以下、TSMC のプラットフォーム・ビジネスについての解説は、特に断りのない限り、TSMC および Global Unichip Corp. (GUC) の HP や年報、および筆者自身による両社での面談から得られた情報によっている（面談実施日は、TSMC は 2012 年 7 月 26 日、2013 年 12 月 4 日、GUC は 2013 年 9 月 24 日である）。なお、GUC は、TSMC の子会社で、顧客に対して様々な設計サービスを提供している。

図7 台湾 IC 産業における垂直分業体制



(注) 矢印は取引（発注→受注）の流れを示す。破線の枠は、Turnkey Service の範囲を示す。

(出所) 筆者作成。

(1) プロセス・デザイン・キット (PDK) の提供

「プロセス・デザイン・キット」(PDK : Process Design Kit) とは、特定の半導体プロセス (例えば 28nm プロセスのような) を想定した IC 設計に必要な情報ファイル群をまとめたもので、通常はファウンドリが顧客 (ファブレス等) に提供する。PDK の主なコンポー

ネットには、標準的なセルライブラリー（後述）、デザインルール（Design Rule）、トランジスタのシミュレーションモデル、レイアウト設計情報等が含まれる。このうち、デザインルールとは、設計時に守るべき基本規則で、例えば、ウェハ上に形成させる各種パターンの寸法や、パターン同士の隣接関係や間隔に対する制約などである。端的に言えば、素子や配線の最小寸法のことで、今のプロセス技術で何が出来を示したものと言える。TSMC の製造ラインで製造するためには、当然、設計段階で当社のデザインルールに従う必要がある。これらの情報は、EDA ツールに組み込んで使用する¹⁹。

加えて、参考のための IC 設計作業の手順を示した「TSMC Reference Flow」も提供されている。これには、設計の各作業で利用できる EDA ツールが示されており、その設計フローに沿って PDK を使えば、（これは強制的なものではなく、最良の方法とも限らないが）IC 設計が大過なく出来るとされる。なお、ある程度の規模のファブレスでは、社内にファウンドリ対応チームがあり、その中にはファウンドリからの転職者でそのプロセスを熟知する人員が含まれているケースもある。

（2）セルライブラリーの構築

「セルライブラリー」（Cell Library）とは、設計の単位となる回路、例えば、メモリ、信号処理などの基本的な機能ブロックを多数集めたデータベースで、論理機能、電気的特性、レイアウトなど、LSI の設計に必要なデータ（セル、もしくは IP＝設計資産）が格納されている²⁰。これは使い回しの効く設計のためのモジュールのようなもので、この活用により設計の効率、製造時の歩留まりが格段に向上する。これは通常その企業固有の知的財産であるため自社製品中心の IDM では公表されない。他方、ファウンドリでは、その企業の製造ラインで有効性が確認されたセルライブラリーを充実させ顧客に公開することが顧客の便宜に適い競争優位の基盤となる（一般公開ではなく、秘密保持契約の基にパスワードによりインターネット上でアクセスできる）。同時に、顧客が設計時に TSMC のセルライブラリーを使用した時点で、他のファウンドリに発注できなくなるため、顧客囲い込みの道具としても有効である（伊藤，2004）。

このセルライブラリーに納められている IP は、一部は TSMC 自身による開発だが、基本的にサードパーティ製品で、TSMC はこうした世界中の多数の IP プロバイダーとのパートナーシップを「The IP Alliance」と呼ぶ。同社は、こうしたパートナーのカタログとしては業界最大規模のものを有している。

¹⁹ 以上の PDK の説明は、<<http://techon.nikkeibp.co.jp/article/WORD/20130115/260353/>>（2014 年 2 月 23 日閲覧）等によった。

²⁰ ファウンドリは、IP に応じた工程フロー（プロセス）を開発する。セルライブラリーは、設計データと工程フローが 1 対 1 に対応する、SoC のカタログのようなものである。設計者はセルを指定すれば、自動的に歩留まり、価格、納期が分かる。従って、莫大な経済的リスクを負うこともなく、回路がうまく動作するかどうかを心配する必要もないという（湯之上，2009，pp.76-77）。

(3) EDA ツールの推奨

「EDA (Electronic Design Automation) ツール」とは、集積回路や電子機器など電気系の設計作業の自動化を支援するためのソフトウェアであり、PC やワークステーション上で動作する。その開発・販売業者を「EDA (ツール) ベンダー」という。LSI などの高集積の IC 設計では EDA ツールは不可欠のものとなっており、IC やプリント基板の設計プロセスにおける様々な段階で使用され多くの種類がある。例えば、半導体デバイス設計、システム設計、回路設計、論理・タイミング設計、LSI レイアウト (フォトマスクデータ)、寄生要素抽出、プリント基板レイアウト設計、EMI (Electro Magnetic Interference) / EMC (Electro Magnetic Compatibility) 設計、熱設計、以上の段階とそのシミュレーション用のツールが世間で流通している。EDA ツールは、電子・半導体メーカーが自社専用に内製することもあるが、現在では、専門の EDA ベンダー (米国の Cadence, Mentor Graphics, Synopsys が 3 強と呼ばれる) が提供するツールが広範に使用されており、それにより半導体メーカーの設計手法が徐々に標準化されてきている²¹。

TSMC は主要な EDA ベンダーとパートナーシップを構築し (「The EDA Alliance」と呼ばれる)、こうしたベンダーと TSMC のデザインテクノロジー・サービス・チームが密接に協力することで、同社の設計支援サービスが強化される。他方、業界トップの TSMC は最先端プロセス技術のデザインルールとデバイス特性についての知識を他の半導体メーカーに先駆けて有するようになるので、EDA ベンダーにとっても自社ツールの改良・検証のため同社との協力は不可欠となる。TSMC の Reference Flow には、IC 設計の各段階で使用できる市販の EDA ツール名が示されており、ここで紹介されたツールは先端プロセス技術を想定した IC 設計者の間で評判が高まる。なお、TSMC は、必ずしも 1 つの EDA ベンダーのツールを使用・推奨するわけではなく、用途により使い分けている。

ちなみに、日本の大手半導体メーカーは、従来、EDA ツールを内製し製品開発を行っていた。これは自社製ツール (非公開) が会社の強みになると考えられていたためだが、実際は、専門 EDA ベンダーが供給するツールが世界中に普及し、改良と標準化が進むと同時に、それを使用した数多くの IP が生み出されてきた。自社製ツールに固執していた日本メーカーは EDA 技術の急速な進歩に遅れを取り、内製ツールで設計した IP は汎用性を失うだけでなく、外部ソースの優れた IP が利用し難くなることで、開発環境の遅れに直面することとなった。これが、日本半導体メーカーが 1990 年代以降、ロジック系製品で躍進できなかった一因と言われている (菊池, 2012, pp.218-220)。

(4) IC 設計サービス

TSMC は顧客に対して更に広範な設計サービスを提供する。ただし TSMC 自身は元来製

²¹ EDA ツールの一般的説明は、MONOist「そもそも EDA って何なの?」 <<http://monoist.atmarkit.co.jp/mn/articles/1003/24/news094.html>> (2012 年 2 月 23 日閲覧) を参考にした。

造が専門で、これらのサービスはアジア、日本、欧州、米国の各地に基盤を置く 20 数社のパートナーを通じて提供される。このパートナーシップは「Design Center Alliance (DCA)」と呼ばれる。これらの企業は、ファブレス等に個別に IC 設計工程の部分請負や IP の開発等のサービスを提供する他、TSMC との取引の窓口ともなる。聞き取り調査によれば、重要顧客はファウンドリと直接取引し、マイナーな顧客はこうした IC 設計サービス企業を通して取引するという。またサードパーティの IP プロバイダーとの交渉は通常ファブレスが直接行なうが、ARM 等の大手 IP プロバイダーとの交渉は、ライセンス契約を結んだ設計サービス企業が代行することもある。これにより、小規模なファブレスでは、直接交渉する場合に比べ価格を抑えることができる（徐・唐・朱, 2005）。

DCA パートナーでは、Global Unichip Corp. (GUC, 創意電子) が代表的である（図 7 では「IC Design Service Company」に当たる）。GUC は 1998 年に設立され、2003 年には TSMC からの投資と経営者やエンジニアの人員派遣を受け子会社化された。本社は台湾の新竹科学工業園区にあり、中国、日本、韓国、欧州、北米に拠点を持つ。GUC の提供するサービスには、以下のようなものがある。

- ・ SoC 設計サービス——顧客のニーズに合わせて弾力的に各種設計サービスや IP の提供を行う。主な目的は、中小のファブレスもしくはセットメーカーで、IC 設計技術力が不十分な（もしくは持たない）顧客、そして TSMC の製造プロセスに不慣れな顧客を支援し、その設計を完成させ TSMC への製造委託にまで確実に繋げることである。顧客のニーズに基づき必要な IP を集め、さらにはその統合によるカスタム IC (AISC) の設計を請負うことまでカバーしている²²。
- ・ SoC ターンキー・サービス——設計に加え、ウェハプロセス、パッケージ、テストといった IC 製造の全工程を一括してコーディネートするターンキー・サービス (Turnkey Service) の提供も行なっている。そのため TSMC に加え後工程企業ともパートナーシップを結んでいる。このサービスの意義としては、垂直分業体制の各工程を担う複数の企業との交渉とコーディネートを顧客自身が行う手間を肩代わりするということの他に、製品の良品率を上げることがある。この場合の良品率は IC 単体レベルだけではなく、それを組み込んだシステム（メイン基板）レベルの良品率を指す。現在、機器の動作速度が益々上がり、電磁ノイズは益々複雑になり、基板は益々薄くなり、さらにコスト、電力消費、散熱、信頼性への要求は益々厳しくなっている。この

²² GUC 幹部との面談によれば、顧客が必ずしも IC 設計エンジニアの団を擁しているとは限らず、またその必要もない。むしろそのエネルギーを、製品の企画やマーケティングとセールスに費やすべきであるという。また自前の設計チームを持った場合、ファウンドリに製造委託して実際の IC の完成まで 2, 3 ヶ月待たされることがあり、その間エンジニアを遊ばせておくことは出来ない。また景気の波により不況時にエンジニアを遊ばせておくことも望ましくない。こうした顧客は GUC に設計委託すると効率的であり、他方、GUC は複数の顧客から設計サービスの仕事を受注することでこうしたビジネスの波にうまく対応できる、とのことである。

対策のための十分な技術力を有していない顧客（特に中小のシステムメーカー）のために、パッケージ設計²³ からテスト、品質・信頼性の検証もカバーしている。さらに SoC のみならず、SiP（System-in-a-Package）に関するサービスも提供している²⁴。

- ・ IP 提供——TSMC の設計用セルライブラリーと同様に、GUC も自社製およびサードパーティ提供の IP ライブラリーを構築し顧客の便宜を図っている。なお、GUC は TSMC の子会社であるが、IP ライブラリーは各自構築し、クロスライセンスしているという。
- ・ プロトタイプ・サービス——TSMC との協力により「Multi-Project Wafer (MPW)」プログラム（主にテストチップのために、様々なデバイスを 1 枚のウェハに相乗りさせるもの）を通して低コストでの IC 試作を実現する。

(5) その他サービス

以上は主に IC 設計そのものを支援するサービスであるが、TSMC の提供するファウンドリ・サービスには以下のようなものも含まれる。

- ・ サイバーシャトル（CyberShuttle）——低コストのテストウェハ試作サービスで、上述の GUC のプロトタイプ・サービスと同じである。またこれは IP 検証の効率化手段としても有効である。即ち、新たに開発された IP は設計ツールによるシミュレーションは当然行うとしても、シリコンウェハ上での試作こそが機能・性能を確認する最終的な手段である。以前の試作では 1 枚のウェハで 1 種類の設計しか検証できなかったが、サイバーシャトルでは最大 16 種類を検証できる。しかも月ぎめの規則正しいスケジュールで運営されるため、従来試作ラインの順番待ちに時に数ヵ月を要していたものが数週間にまで短縮された（Kazemkhani, 2001）。
- ・ フォトマスク・サービス——ウェハプロセスに必要なフォトマスクの製造を内製化し顧客の必要に応じて提供する。TSMC は、マスク生産能力でも世界最大である。

²³ かつて IC パッケージと言えば、リードフレーム（半導体チップを支持固定し外部配線との接続をする部品）設計、ワイヤボンドの引きまわし、モールド（封入用の樹脂）の金型設計であった。近年、BGA（Ball Grid Array）や CSP（Chip Scale Package）のようなよりコンパクトで複雑なパッケージや SiP（System-in-a-Package）のように複数チップが封入されるもの、インターポザー（IC チップとメイン基板の間で中継するもの）の中に抵抗やコンデンサを埋め込み部品として載せるケース、基板の薄型化に伴う反りや変形への対策などを考慮した高度な実装技術が必要とされており、このためパッケージ設計は、重要な差別化要因となっている。

²⁴ SiP とは、2 つ以上のチップを平面的に、または立体的に搭載したパッケージである。SoC では、1 つのチップ上に必要とされる全機能（システム）を集積するように微細加工がされる。しかしこの場合、高耐圧電源 IC と低電圧 CPU などのように大幅に異なる機能を組み合わせると、ウェハプロセスが非常に複雑化し、製造工期の長期化や歩留り低下を招く恐れがある。SiP なら、大幅に異なる機能は、個別に最適化されたウェハプロセスで製造し、パッケージ上でそれらのチップを配線することで、高機能な IC をより安定的に製造できる。他方、SoC には、チップ間の配線を別に行う必要がなく、高速かつ低消費電力で動作するといった利点があり、それぞれ長短がある（<<http://ja.wikipedia.org/wiki/SiP>> より。2014 年 3 月 17 日閲覧）。

- ・ ウェハプロセス以降の工程の請負い——TSMC は基本的に前工程専門だが、自前のパッケージ工場を持ち、Wafer Bumping²⁵ や Chip-on-Wafer-on-Substrate (CoWoS)²⁶、Wafer Level Chip Scale Package (WLCSPP)²⁷ のような前工程と密接に関係するパッケージ（ウェハからチップを切り出す前の段階での）を扱う。さらに、パッケージおよびテストの専門企業とのパートナーシップにより、IC 製造の前工程と後工程を一括して請負うターンキー・サービスも提供する。上述のように GUC 等の系列の IC 設計サービス企業が窓口の役割を果たすこともある。なお、ターンキー・サービスは割高になるので、一定規模のファブレスは、パッケージおよびテスト企業と直接取引し、中間マージンの節減とコミュニケーションの円滑化を図ろうとする。小規模企業や発注量が少ないケースでは、ターンキー・サービスを活用し、間接的にバーゲニング・パワーを獲得することで、かえって割安になり得るという²⁸。
- ・ eFoundry——これは、顧客がウェブベースの製造追跡システムにより、リアルタイムで製造作業の進捗状況をチェックし、設計と製造との不一致を管理できるようにしたものである。また eFoundry の一部として、ウェブベースの設計共同作業ツールが導入され、顧客側の IC 設計者とファウンドリ側の技術者の間で、会話型オンライン・サービスにより詳細な技術的詰めが実行できるようになった。離れた場所からでも関係する技術者が同一のデータベースを見ながら頻繁にコミュニケーションできるため、打ち合わせ時間の大幅短縮と人為的なレイアウト・ミスの減少が実現されることとなった (Chang, 2001)。

4.3 TSMC における柔軟かつ高効率な生産システム構築

TSMC は、以上のようなプラットフォーム・ビジネスを逸早く推進することで業界内での優位を確立した。これにより多数の顧客（ファブレス、IDM、セットメーカー）よりの受注による規模の経済と稼働率向上そして高収益を実現し、これを最先端プロセス技術開発と高価な先端装置導入へ継続的に投資することでその優位性を揺るぎないものとしていった。ただし、この戦略の実現には、多様な製品ニーズへコストを抑えつつ、限られた製造ラインで対応する柔軟性と高効率性の構築、および技術の不断の進歩が必要である。以

²⁵ Wafer Bumping は、チップと実装基板の接続に使用する半田や銅等のバンプをウェハの電極パッド上に形成する方法。

²⁶ CoWoS は、インターポーザー用のシリコンウェハに配線を作り込んだ後、ダイシング(切断)して個片化する前の段階で、ウェハ上の各インターポーザーの領域に複数のベアチップをボンディング(接合)し、その後でダイシングするという手法。

²⁷ WLCSPP とは、ボンディング・ワイヤーによる内部配線を行わず、半導体の一部が露出したままの、ほぼ最小サイズとなる半導体パッケージ。外部端子や封止樹脂といった通常はベアチップへ行なう加工処理をウェハからチップを切り出す前のウェハ段階で済ませる。

²⁸ 台湾ファブレスの AverLogic (凌泰科技。2007 年 8 月 3 日訪問) との面談からの情報による。

下では、柔軟で効率的な生産ライン構築のための仕組みやそれを支える組織内外のアクターとの協力関係について検討する²⁹。

(1) 多品種少量生産への対応

2013 年 12 月時点の資料によれば、TSMC は 453 社の顧客に対して、179 種の技術を使い 8,312 種の半導体製品を提供しているという。TSMC には 10 カ所の工場があるが、各々の技術、顧客、製品数は図 8 に示された通りである。

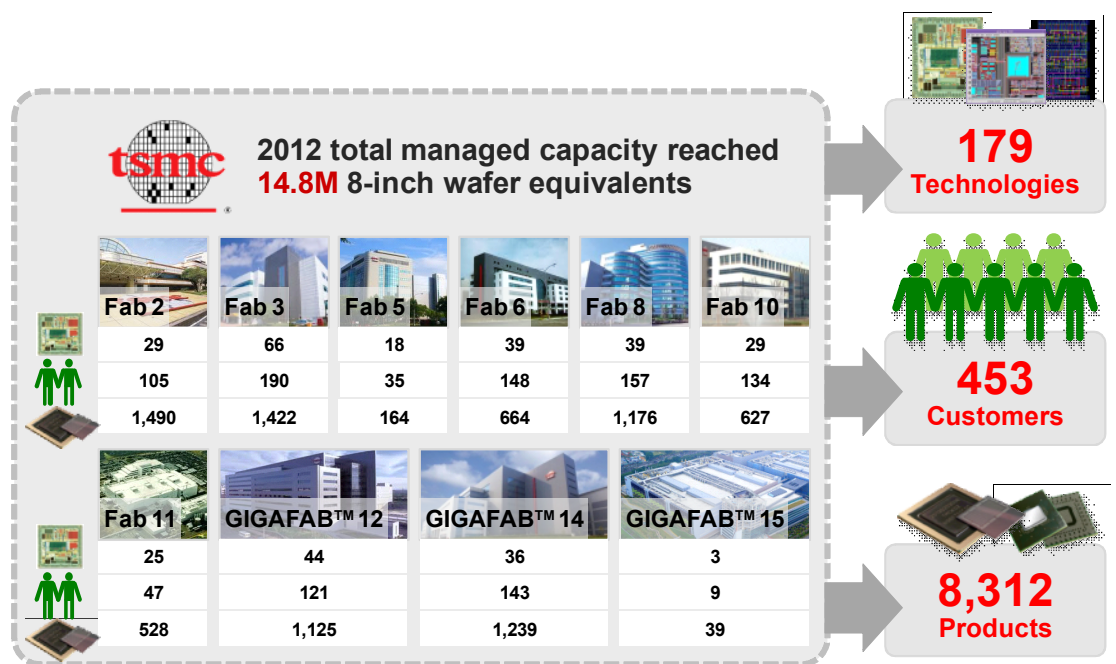
図 9 は TSMC が有する技術とプロセスの世代を示している。TSMC はロジック IC の製造が中心であるが、メモリやアナログ技術にも一定程度対応できるようになっている。179 種の技術とは、図 9 の横軸にあるような Logic, Analog, MEMS, CMOS Image Sensor 等の技術に縦軸の世代数を掛け合わせ、さらに幾つかのバリエーションを合わせた数であるという。こうした技術の組み合わせにより多数の顧客の多様なニーズに対応している訳だが、大別して顧客とのすり合わせ度合いの違いにより「Advanced Technology Platform」と「Mainstream Technology Platform」の 2 つのテクノロジー・プラットフォームを用意し、その組合せや微調整によって対応するという³⁰。前者は、「Wireless SoC Platform」, 「Consumer Technology Platform」, 「PC and Network Technology Platform」を含み、後者は、Power IC, Display Driver IC, CMOS Image Sensor, Microcontroller, および RFID といったアプリケーションをカバーしている（石原, 2005; TSMC の HP）。

多数の異なる種類の IC を 1 つの生産ライン・工場で作るのは通常困難であるが、TSMC の生産ラインは非常に柔軟性がありこれに対応できる。しかし、筆者の聞き取り調査によれば、各工場が全てのプロセスを実施出来る訳ではなく、特別なプロセスは其々一部の工場でのみ取り扱っているという。例えば、MEMS については、比較的旧式のプロセスを使用するため Fab 3 で取り扱っている。6 インチと 8 インチのロジック用生産設備に何台か特別な装置を付け足し、こうしたやや特殊な応用製品の製造に使う（ロジックの製造プロセスに似ているが完全に同じではない）。TSMC の研究開発 (R&D: Research and Development) 経費の全てが最先端の微細加工技術の開発に向けられている訳ではなく、一部は、CMOS Image Sensor や MEMS のような先端的ではない応用分野にも向けられている。

²⁹ 以下、TSMC の生産システムについての解説は、特に引用ソースを明示してない限り、TSMC および GUC の HP や年報、および筆者自身による両社での面談から得られた情報によっている（面談実施日は、TSMC は 2012 年 7 月 26 日、2013 年 12 月 4 日、GUC は 2013 年 9 月 24 日である）。

³⁰ 簡単言えば、Advanced Technology は 12 インチ・プロセス技術、Mainstream Technology は 8 および 6 インチ・プロセス技術である。ただし例外もあり、12 インチ技術の一部は（例えば、90nm は 12 インチ工場で作っているが）Advanced Technology には含めないという。

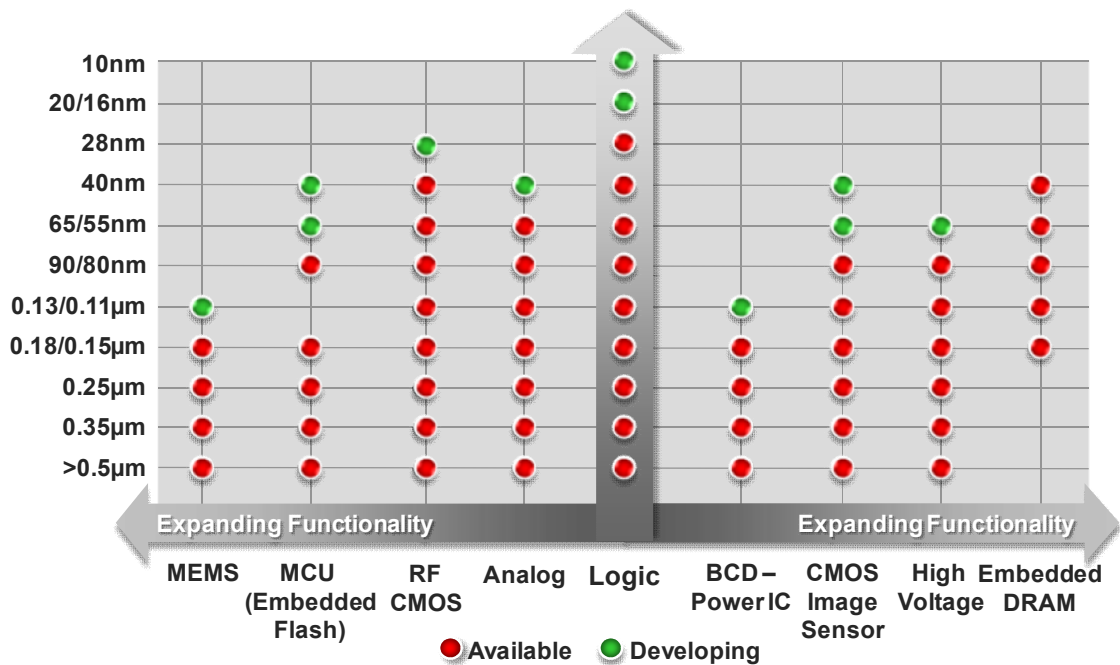
図 8 TSMC の各工場の技術，顧客，製品の数



(注) Fab 10 は中国（上海），Fab 11 は米国（WaferTech），他は国内。

(出所) TSMC 会社説明資料より（2013 年 12 月 4 日入手）。。

図 9 TSMC のプロセス技術



(出所) TSMC 会社説明資料より（2013 年 12 月 4 日入手）。

旧式工場の温存は特殊な応用技術への対応という面だけでなく、利益獲得の面でも重要である。即ち、「TSMC は、枯れた非先端領域での製造受託で利益を出し、その資金で先端領域の設備投資を行うポートフォリオ戦略をとり、同業他社を圧倒する売上と利益を確保している」という（立本・藤本・富田, 2009, p.231）。また、減価償却が十分に済んだ旧世代設備は強いコスト競争力をもち、不況期に稼働率を低下させても利益を生み出すことが出来る、との指摘もある（同, p.244）。

ちなみに、製品ミックスに関して、かつて日本半導体メーカーの戦略は以下の様であった。即ち、先ずテクノロジー・ドライバーであった汎用品（メモリ）に積極的に投資し、先行者利益を確保する。その後、同じ生産ラインで多品種少量品を製造する。そのラインは既に最先端ではなくなっているが、メモリ以外の大半の用途には十分である。そして、多品種少量品は一般的に大きな利益をあげにくい、汎用品（メモリ）での先行者利益確保により、全体としては利益を得られ、生産ラインの償却も出来る。ただし、この戦術は、メモリ事業を切り離した後では実施困難となる（西村, 2014, pp.61-62）。これとの対比で言えば、TSMC の戦略は、はじめから多品種少量生産を中心としながらも、設備の減価償却と利益の確保が十分可能であり、さらに旧式ラインの温存・活用で一層の利益を上げるというものである。この背後には、上述のような柔軟性に加え、稼働率を高める工夫やコスト管理の徹底といった取り組みがあることが窺われる。

事実、台湾のファウンドリについては、多様な顧客ニーズに対応できる柔軟性に加え³¹、日本半導体メーカーと比べ、同様の半導体製品を製造する場合でも、過剰品質を避け余分なステップは出来る限り省くため工程フローが短く、フォトマスク枚数も少ない。また歩留まり（良品率）の立ち上がりが速く、最終的な歩留まりも高い。さらに装置のスループット（単位時間当たりの処理能力）が高く、装置台数も少ない。そして装置の稼働率が高い、といった指摘がなされている。これに対して、日本企業は、微細加工やインテグレーションの技術力は高いが目標性能以上を目指す傾向あり、それにより工程数とマスク枚数が増加する。反面、スループットや稼働率、コストには相対的に関心が低い。これは、かつて日本企業が優位の時代に定着した極限性能を追求し高品質 DRAM を生産する技術文化が、低コストで作る技術力が必要な時代となったにもかかわらず、修正出来ていないことを意味するという（湯之上, 2009）。逆に、ファウンドリは、効率的で低コストの生産ラインを持ち、それを可能とする生産技術を擁しているということになる。これをどう実現しているかについて、筆者の訪問調査によれば、「一言で済む簡単な答えはない」とのことである。専業ファウンドリとしての長年にわたるノウハウ蓄積の結果であり、持続的競争

³¹ 台湾 No.2 ファウンドリの UMC での面談（2007 年 7 月 25 日実施）によれば、こうした柔軟性をもたらす鍵の 1 つは標準化であるという。即ち、装置、ツールやレシピの標準化を追求する企業文化はかなり強制的に築かれてきており、当初は困難が大きいが後に柔軟性を増し企業に大きな利益をもたらすことが強調された。この背景には、ウェハプロセス・コストの約 60% が装置の減価償却費であることがある。UMC のシステム LSI 戦略については、温（2006）が参考になる。

優位の源泉となるであろう。加えて、2000 年代以降は、TSMC は微細化の進展に対応した先端プロセス開発でも世界をリードする企業の 1 つとなっている。これらを支える背景として、筆者の知る限り以下のような要因がある。

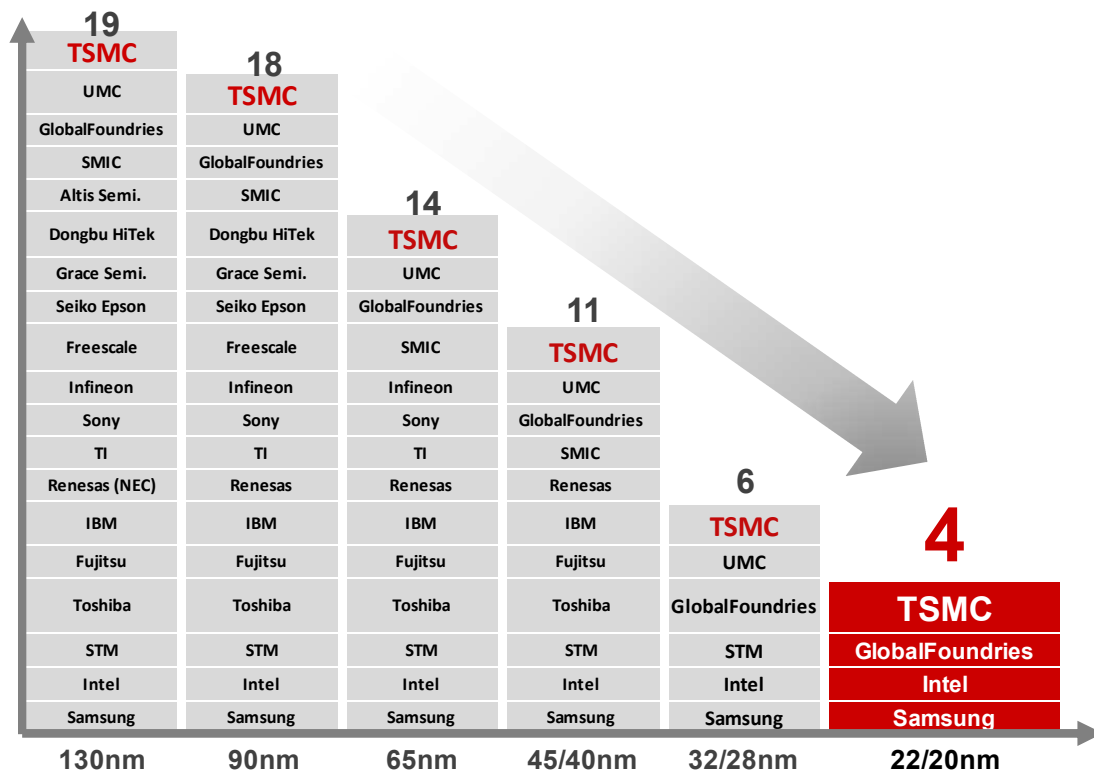
(2) 製造装置メーカーとの密接な協力

第 1 に、積極的な設備投資と製造装置メーカーとの密接な協力である。これには幾つかの側面がある。まず、TSMC の生産ライン構築の基本的ポリシーは最先端プロセスを実現する最新装置を大量に揃えることである。これが半導体技術の潮流の変化とマッチし、後発企業であった同社の競争力の向上に寄与した。即ち、1990 年代には半導体プロセスの微細化が進み、各工程を担う装置間の相互依存が複雑化し細かな調整の必要性が高まった。これへの対応として複数の工程間の調整を装置内部で処理する装置の統合化（大モジュール化）が進んだ。以前は、半導体メーカーのエンジニアによる多数の小モジュールの装置の擦り合わせによって生産工程全体がインテグレーションされていたのに対して、1990 年代後半以降は、こうした調整が相当程度装置メーカー側で行われた。半導体メーカー側は少数の大モジュール装置の組み合わせをすれば良いだけになり、擦り合わせの領域が減少した。また 2.2 節でも触れたように、同時期に米国セマテックのようなコンソーシアムが装置間のインターフェイス標準化を進めるといった国際的潮流の中で工程のモジュール化が進み、調整ノウハウが装置に組み込まれ市場取引されやすくなった。ただしこうした複合装置は高価格であり、1990 年代後半ごろから、半導体工程に要する設備投資額が加速度的に増大していった。当時、自前のインテグレーション能力に限界があり、しかし資金調達力はあった台湾のファウンドリは、設備投資に有利な税制の後押しもあり、高価であっても信頼性や生産性に勝る大モジュール装置を積極的に導入し、オペレーションのノウハウを蓄積していった。他方、日本メーカーは、総合電機メーカーの 1 事業部門であることから（好不況の波の激しい半導体事業で）時宜を得た投資戦略がとり難かったことと、なまじインテグレーションを実現する組織能力が依然強かったため、既存装置を出来る限り使いこなす延命化の道を選択し、結果的にこうした潮流に乗り遅れることとなった（以上は、立本・藤本・富田, 2009, pp.233-240 を参考にした）。

装置メーカーとのパートナーシップは、先端プロセスの開発でも重要な意味を持っている。即ち、TSMC は ITRS（International Technology Roadmap for Semiconductors）委員会（国際半導体ロードマップ委員会）のロードマップを参考にプロセスのレシピ開発を行っているが、装置メーカーも同ロードマップを踏まえて先端装置開発を行っている。TSMC が高い工程開発力を発揮する基本的源泉の 1 つは、先端プロセスのためのレシピ開発に高価な先端装置をタイムリーに購入出来ることである（以上は、立本・藤本・富田, 2009, pp.242-243 による）。図 10 は半導体プロセスの各世代とそれをフォローする半導体メーカーを示したもののだが、世代が進むにつれて、技術的・投資金額的に難易度が上昇し、次第にごく一握りのメーカーしかフォローできなくなって来ていることが理解される。22/20nm 世代では、

TSMC を含む 4 社のみの名があがっている。このうち、Intel と Samsung は各々 CPU とメモリを主力製品とする IDM であるが、それだけでは膨大な設備投資の減価償却が出来ず、兼業でファウンドリ・ビジネスを行う趨勢となっている。

図 10 半導体プロセスの各世代のプレイヤー



(出所) TSMC 会社説明資料より (2013 年 12 月 4 日入手) (元データは IHS, iSuppli より)。

装置メーカーとは単なる売買関係を越えた踏み込んだ協力もある。筆者の訪問調査では、ファウンドリは多数の顧客の多様な製品ニーズに応えるため、ある製品ロットの処理が終わるとレシピを変え別の製品の処理に移るということが頻繁にある。他方、同じ半導体メーカーでも IDM (DRAM メーカー等) は製品種類が少なく装置の設定を変えることはそれほど頻繁ではない。かつては装置メーカーにとっての主要顧客は IDM であり、装置設計の際、設定変更を容易に迅速にできるよう考慮されていなかったが、ファウンドリの台頭とともにこうしたニーズが反映されるようになったという。

さらに、先端技術の開発では装置メーカーとの協力が必須である。例えば、2000 年代以降普及した局所クリーン化技術³² の採用では TSMC は先駆的メーカーの 1 つで、導入の前

³² 局所クリーン化技術とは、密閉型カセット (ウェハを密閉した箱に入れ内部で清浄な環境を確保する) とミニエンバイロメント (ウェハ処理をする装置の前面に移載室を設け極度にクリーン化する) および搬送ロボットなどが一体化されたシステムで、クリーンルーム全体を清浄化する従来の方式に比べ低コスト・省エネ化を実現できる。

例がなかったため装置メーカーとの密接な協力が行われた。少し昔の例だと、業界で広く普及している液浸露光技術（Immersion Lithography）³³ は、TSMC の林本堅（Burn Lin）副総経理の研究によるところが多く、TSMC が露光装置メーカーの開発を助けたという。最近の例では、ASML（エーエスエムエル。オランダに本部を置く半導体製造用露光装置のリーディング・カンパニー）との協力による極端紫外線リソグラフィ（EUV：Extreme Ultraviolet Lithography）露光技術の開発がある（TSMC 以外に、Intel、Samsung もパートナーシップに参加している）。

なお、湯之上（2009, 第 5 章）によれば、1970 年代後半から 1990 年頃にかけて、日本半導体メーカーが強い競争力を有していた時代は、製造装置分野でも日本メーカーのシェアが増大し、両者の間で密接な協力と「共進化」が見られたという。1990 年代半ば以降、日本の半導体メーカーも装置メーカーもどちらもシェアを低下させた（ただし装置・材料分野では、現在でも日本メーカーは相当の競争力を保持している）。とりわけ微細化の進歩に大きな影響を持つ露光装置分野で、長らくトップシェアを保持していたニコンから、2001 年を境に ASML にトップの座が移ることとなった。湯之上氏は TSMC と ASML が共進化していると推測している³⁴。また、西村（2014, 第 8 章）によれば、日本半導体メーカーは自社独自のノウハウにこだわり、細かい設計変更を装置メーカーに要求するが、これには時間とコストがかかる。装置メーカーから見ても、日本顧客への個別対応に手間暇をとられるよりも、標準インターフェイスに準拠した標準機に開発を絞り込んだ方が、開発時間も価格も低減でき、世界を相手にビジネスが出来るという。こうして、装置・材料メーカーにとっても、日本半導体メーカーが主要顧客・パートナーの地位から徐々に脱落し、TSMC や Samsung のようなアジアメーカーとの協力を深めていくことになる。

（3）生産システムの全体最適化

次に、急速に複雑化する半導体製造技術に対応する「生産状況の見える化」の実現である（以下の記述は、中馬, 2010 に依拠している）。半導体分野で一旦日本との競争に敗れた米国は、1990 年代前半までに、「オープン・オブジェクト指向型 MES（Manufacturing Execution System）」と呼ばれる、生産システムの不確実性に対する柔軟性を飛躍的に高める技術を開発した。MES とは、生産現場の状況を監視し高精度のリアルタイムの情報を

³³ 露光装置の投影レンズとシリコンウェハの間に液体（通常は純水）を挟み込むことによって解像度を高める技術。これにより既存装置に小さな改良を加えることで次世代製品に対応できるようになった。

³⁴ ASML の露光装置は、モジュール化し、共通プラットフォームで作られるため、ニコンやキヤノンの露光装置に比べ、装置ごとの差（機差）が小さいことが特徴である。超精密加工を行う半導体製造の場合、同じ機種でも機差が大きいと工程ごとに専用装置化するため（例えば、素子分離工程用、ゲート工程用など）、装置の稼働率はせいぜい 50%程度になる。機差が少ないと専用機化する必要はなく、そのため稼働率も高くなるという（湯之上, 2009, 第 5 章）。これが TSMC における生産ライン稼働率の高さを支える 1 つの背景である。

刻々と伝達し全体最適化を図るソフトウェアで、より少ない仕掛在庫、より少ないサイクルタイム、より高い納期遵守率を実現するものである。従来 MES は半導体メーカー各社が自社専用で開発・使用していたが、オープン・オブジェクト指向型 MES は、分散システムのもとで複数の装置同士がデータをやりとりし様々な要求を自動的に交通整理するプログラム・アーキテクチャを持つ。また頻繁に利用される共通部分のみをソフトウェアの核とし、従来型の MES の諸機能や新たに必要となる機能を自己完結型のサブシステムとして核に追加できるようになり、これまで分散して蓄積されていたノウハウ・知識を結集することに成功した。1993 年に登場したこの技術は、米国大手メーカーのみならず、TSMC のようなアジア企業にも積極的に導入されて、これらのメーカーの効率は飛躍的に向上した。これによるサイクルタイムの大幅な削減には、実は、トヨタ生産方式のプル型生産（実需に基づく受注生産）のアイディアが活かされているという。

他方、日本メーカーは、こうした技術を備え完全自動化された新世代工場の導入で遅れがちとなり競争力を失っていくことになる。これには日米半導体協定（1986～1995 年）による足枷などの様々な理由があるが、根本的には、従来のプッシュ型生産（実需に基づかない見込生産）から十分脱却できず、こうした新しい設計思想への認識不足があった。そしてその背景には、管理会計システムの後進性と産業構造上の制約があったという。即ち、前者は、原価発生状況を全社レベルから工場レベルまでブレイクダウンし、工場内でラインバランスの乱れにより作り過ぎや不足が生じた際、それがウェハ 1 枚の単価にどの程度のコスト増をもたらすかを速やかに的確に把握できていないことを指す。これは後者、即ち、半導体メーカーが総合電機メーカーの 1 部門であることにより助長された³⁵。日本メーカーは、こうした「生産状況の見える化」と「原価発生状況の見える化」において米国有力メーカーはおろか TSMC や Samsung のようなアジア後発企業にも遅れを取り、競争力を地盤沈下させていくこととなる。

さらに、日本メーカーにおいてもやや遅れてオープン・オブジェクト指向型 MES を含む完全自動システムが導入された。それに伴い 1990 年代半ばを境に、プロセスに起因する欠陥への対応が、以前の熟練技能工に大きく依存していた方式から、もっぱらエンジニア主導で問題解決する方式に急速に転換した。これにより日本企業の強みであった熟練技能工とエンジニア間の良好なコミュニケーションが損なわれ、工場内での人と人との連携に悪影響が出始めたという。

他方、TSMC では、むしろこうした新たな技術潮流に積極的に乗じて生産システムの自動化を推進していった。上述のように、世界の有力装置メーカーと強い関係を築き、最先端プロセス装置を大々的に導入して、先端プロセス技術でも 2000 年前後を境に先進国 IDM

³⁵ 総合電機メーカーを主導するシステム（最終製品）部門にとっては製造原価の大半は変動費であり、間接費が大半を占める半導体部門に合わせて、間接費を製品原価に配賦するような原価計算方式を苦勞して導入するインセンティブが少なかったという（中馬, 2010, pp.204-206）。

に追いつき、やがてリーディング企業の1つへと飛躍していった。筆者の訪問調査によると、TSMCでは、生産システムの完全自動化推進と並行し現場でのTPM（Total Productive Maintenance）やTQC（Total Quality Control）活動も非常に重んじられている。「不断の改善が1つの企業文化」になっており、「ある製品が量産に入ったら、これは最良の方法だからこれ以上変えない、というのではなく、出来る限り方法を考え継続的に改善する」のだという。博士号を持つエンジニアから高卒の作業員まで、如何なる人員も改善案を出す。常々コンテストが催され、品質・生産性向上に寄与した者には賞金が出される。現場作業員も日々作業に従事しその生産プロセスに精通しており改善に貢献しているという³⁶。上述の日本メーカーのケースと異なり、TSMCでエンジニア・熟練工間の協調および生産システムの自動化推進が矛盾なく支え合っている理由については、更なる調査を要する。

（4）組織内部のコーディネーション

加えて注目すべきは、組織内部のコーディネーションの仕組みである。実は、半導体製造に関する技術には以下の3種類があり、其々を担う人員の間のコーディネーションが重要である（以下、湯之上, 2009; 鈴木・湯之上, 2008 に依拠して解説する）。

- ① 要素技術（Elemental Technologies）——半導体製造工程を構成する最小単位の技術（例えば、成膜技術、リソグラフィ技術、エッチング技術、洗浄技術、検査技術、CMP 技術、イオン注入技術、熱処理技術など）であり、要素技術ごとにそれを実現する装置がある。微細化の程度や処理速度などが優劣の指標となる。
- ② インテグレーション技術（Integration Technologies）——要素技術を組み合わせて、集積回路をシリコンウェハ上に形成するための工程フローを構築する技術である。
- ③ 生産技術（Production Technologies）——インテグレーション技術によって構築した工程フローに従って、シリコンウェハ上に、目標とする品質の半導体を作りこみ大量生産する技術で、歩留り（良品率）が重要な指標となる。

このうち、要素技術と生産技術の重要性は非理工系の人間にも分かりやすいのだが、インテグレーション技術については社会科学者の間では従来あまり注目されて来なかったという。無数にある要素技術の組み合わせから、目標スペックを満たし完全動作するデバイスの工程フロー（例えば、DRAM では工程数は数百にも上る）を、短期間、低コストで構築できるかどうかが鍵となる。なお各工程の製造仕様書の内容（使用する薬液類、処理方法や温度・圧力などのパラメータを指定するデータ）を「レシピ」と呼ぶ。1990 年代以降になると装置メーカーが基本プロセス（レシピ）の提供も行うようになり、しばしば装置を購入しさえすれば半導体製造が容易に出来ると言われていたが、実際は、基本プロセスをそのまま使用してまともに動作するデバイスを作ることは出来ないという。各メーカー

³⁶ ただし、工場は極度に自動化されており、とりわけ Fab 12 以降の新鋭工場では、装置の設置・保守・改善作業のためを除いては基本的にクリーンルーム内に人員は入らない。作業員はクリーンルームの外のコントロールルームにいて装置の管理を行っているという。

のインテグレーション技術者が、自社の要素技術者および装置メーカーや材料メーカー等と密接に協力し調整しながら、自社の最適プロセスを開発する努力が不可欠である。設計部門と工程開発部門との間でも常に衝突が見られ、その調整に熟練を要する³⁷。不具合の発生に対しては、軽微な修正で済む場合もあれば、相当離れている工程間またはモジュール間で相互に影響し合うような複雑なケースもあり、それを見抜くためには全ての要素技術に精通している必要がある。場合によっては、設計のやり直し、フォトマスクの作り直しも要求される。また、インテグレーション技術者は、開発センター（R&D センター）と量産工場の其々におり、前者で構築された基本的な工程フロー（ウェハ上に最低1個は完全動作する半導体を作れるもの）を基に後者では高歩留まりを実現する工程フローに改良していくのだという。当然その巧拙により最終的な工程フローの長さ、歩留まりやその立ち上げの速さ、ひいては製品の性能・品質とコストも左右されることとなる。

さて筆者の調査によれば、TSMC においても要素技術、インテグレーション技術、生産技術の其々の担い手があり、基本的には工場が責任を負っている。R&D 部局もあり、そこは要素技術の導入・開発、IP や Reference Flow の開発・提供などを担当している。同社にはインテグレーション技術者と名のつく人員が様々な部局・階層に多数いる。R&D 部局の技術者はそこで開発された技術や工程フローを工場に移すことが仕事であり、工場所属の人員はこれを量産ベースに乗せるのを任務としており、上述の一般的な説明と基本的に同様である。また工場所属のインテグレーション技術者は、ある技術について直接顧客の技術者とコミュニケーションし、生産上の問題解決を図ることも担当しており、所謂プロダクト・マネージャー（Product Manager : PM）と一部類似の役割も果たす（PM の基本的任務は、顧客の製品をスムーズに TSMC の生産ラインに乗せることである）³⁸。なお、従来 R&D 部局は工程フロー開発用の専用ラインを持たず量産ラインの一部を流用していたが、20nm プロセスからは専用ラインを持ち始めたという。

湯之上（2009, 第3章）によれば、日本半導体メーカーでは、開発部隊と量産部隊が組織的に明確に分離されており、開発部隊は、開発センターで構築した工程フローを出張対応等で量産工場に移管したら仕事は終わり、歩留まり向上やコストへの意識は希薄である。また多くの日本メーカーでは、組織の分業化、縦割り化が進み、おまけに階級意識（研

³⁷ ただし、設計と工程開発間の調整の必要性和困難性では、SoC より DRAM の方が大きい。DRAM やフラッシュメモリでは、プロセスと同時に設計のことも分かっているという。うまく調整出来ないが、SoC やロジック IC では、主にトランジスタと配線の性能しか顧慮されず、そのためファウンドリに製造委託しやすいのだという（鈴木・湯之上, 2008）。筆者の TSMC への訪問調査でも、設計と製造との擦り合わせについては、顧客が TSMC のデザインルールを踏まえて設計している限り、多くの問題は事前に解決済みである。加えて、EDA ツールを使えば、「製造容易性設計」（DFM : Design for Manufacturing）技術による良品率向上に向けた提案を受けられる、ということであった。

³⁸ 全ての製品の各々について1人のインテグレーション技術者が付きっきりでプロセスを管理する訳ではないが、最終的には、製品毎に1人の「Owner」と呼ばれる担当者がおり、その生産過程全体の管理に責任を持つという。

究部、開発部、量産部の順にステータスが高い）があり、コストまで含めた全体最適化が実現でき難い組織構造になっている、と指摘される。筆者の調査では、この点 TSMC は、R&D センターと工場間の「身分制」はなく、工場側にも多くの博士号所持者がいる。また両部局の間で必要に応じて密接な連携もあるという。例えば、かつて 40nm プロセスの量産歩留まりの立ち上げが遅れた際、経営トップの号令で、既に 24nm, 18nm プロセスの開発に配分されていた R&D 人員を引き戻し、40nm の良品率アップに当たらせたことがある。ファウンドリはただ製造できるというだけではなく、高い水準の良品率、処理能力を構築することに全社的に取り組んでいることが窺われる。

(5) 顧客との協力

TSMC を始めとするファウンドリは、技術開発において装置メーカーだけでなく国内外の顧客（ファブレス、IDM）との協力もある。特にテクノロジー・ドライバーとなる先進的な顧客との協力は重要で、アプリケーションごとに 2~3 社のパートナーを選定し、共同で技術開発を進めていく。パートナーの何社かはファウンドリ内にオフィスを置き、密接なコミュニケーションを保持している³⁹。

図 11 Fabless/Foundry の企業間コーディネーション構造

<div>Foundry</div> <div>Fabless</div>	成熟した Process 技術	新しい Process 技術
	成熟した設計	新しい設計
	<ul style="list-style-type: none"> 形式化, 非常に組合せ的 形式知を中心に 極めて安定したルーティン スピードが相対的に速い 	<ul style="list-style-type: none"> Foundry 中心の内部調整 取引相手は, Foundry とパートナーシップを組んでいる Fabless 業者に限定する傾向が見える
	<ul style="list-style-type: none"> Fabless 中心の内部擦り合わせ型調整 一般の Fabless を相手に Foundry とのインターフェイスはルール化簡素化 安定したルーティン 	<ul style="list-style-type: none"> 非常に擦り合わせ的, 暗黙知 さらに限定パートナー 既存のルーティン。しかし綿密なコミュニケーションが必要 早期共同開発, スピード遅い 垂直統合不要, 産学研連携

(出所) 陳 (2003) p.555 を微調整。

なお陳 (2003, p.555) によれば、ファブレスとファウンドリの協力には、前者の（製品）設計技術の成熟度と後者のプロセス技術の成熟度の組み合わせにより代表的には 4 つのパターンがあるという（図 11）。即ち、一般的傾向として、成熟した設計&成熟したプロセス

³⁹ これは、台湾 No.2 ファウンドリである UMC での聞き取りによるが（2007 年 7 月 25 日実施）、TSMC でも同様のことが行われていると思われる。

技術に比べ新しい設計&新しいプロセス技術の方が、より多くの擦り合わせ調整を要する。特にファウンドリ側から見てプロセス技術が新しくなると、不確実性が増し、限定的なパートナーとのより綿密な摺り合わせが要求されるという。

筆者は、TSMC と GUC での面談の折、この図について意見を求めたところ、概ね妥当であるとの返答を得た。多少敷衍すると、新しい設計／成熟プロセス技術の組み合わせは、一見想像し難いが、実際は全ての製品が先端のプロセスを必要とする訳ではなく、そのため上述したように旧式生産ラインも保持しているのである。成熟した設計／新しいプロセス技術の組み合わせは、顧客設計企業側が技術的な二番手戦略（最先端からやや遅れた技術を用い、低コストやソリューション提供などの他の要素で勝負する）をとっている場合が想定される。この場合、ファウンドリは顧客に対して設計を新世代プロセスに移すと（例えば、28nm から 20nm へ）どのようなメリットがあるか弛まず説得するという。新しい設計&新しいプロセス技術の組み合わせは、図 11 にあるように限定されたコアパートナーとの間の非常に密接な摺り合わせが必要である。このようなコアパートナーとなる顧客は、今までのところ米国の先端ファブレス（Qualcomm や NVIDIA など）や IDM が中心で、台湾ファブレスは少ないようである。台湾ファブレスのトップである MediaTek でさえ、従来は最先端技術をセールスポイントにはしていない（最先端からそれほど遅れてはいないが）⁴⁰。なお、TSMC は、これまで偶々主に米国顧客がコアパートナーただただけで、最先端技術を必要とするものには特定地域の顧客に限定せず（台湾、中国顧客も含め）可能な限りそれを提供する、との方針である。

5. IC 設計企業（ファブレス）の競争戦略

本節では、台湾 IC 設計企業（ファブレス）の競争戦略の特徴について検討する。2.2 節で触れたように、モジュール型設計手法に順応し競争力を獲得するには、標準的な IP と標準的な設計手法によりながらも、ソフトウェアも含めた全体設計の効率、細かな製品ノウハウの蓄積による仕上がりの良さ、複数顧客の様々なニーズの中から価値の高い機能を選びコストパフォーマンスのよい製品仕様を決定する能力が必要であり、それを支える自前のマーケティング力やシステムの機能についての理解力が重要である。台湾ファブレスがこの課題に如何に対処したのか、以下では、標準品志向、ソリューション・ビジネスの発達、選択と集中、海外・中国拠点の活用、の 4 つの側面に分けて詳しく見ていく。

⁴⁰ これに関連して、陳（2003, p.556）は、「新しいプロセス技術に基づく製品の設計と製造に際しては相互に近接し、かつ密接な交流のある企業同士が共同作業を行うことが多く、かつそれが競争優位の源泉になっているのである」として、新竹科学園區を中心とする産業集積の重要性を疑問視する論者に反論している。しかし、台湾地場のファブレスが二番手戦略をとり、最先端のコアパートナーが主に米国企業であることを考慮すると、先端技術開発の促進という面での産業集積の効果についてはやや割り引いて考える必要があるだろう。

5.1 標準品志向

(1) ASSP vs. ASIC

台湾 IC 設計業の製品別シェアを見ると、2010 年の数値で、メモリ 10.1%、マイクロコンポーネント (MPU, MCU, DSP) 9.0%、ロジック IC 72.3%、アナログ IC 8.6%で、2006～2010 年のデータを見る限りロジック IC の比率は 70% 余りを占め台湾 IC 製品の主力をなしていることが分かる (ITRI-IEK, 各年版の 2011 年版, p.6-16)。用途分野別では、2010 年の数値で、情報処理 40.2%、通信 20.3%、コンシューマー機器 38.0%、その他 1.5%となっており、2006～2010 年のデータを見る限りこの比率に大きな変動はない (ITRI-IEK, 各年版の 2011 年版, p.6-15)。

またロジック IC は汎用性の度合いにより大別して、単一顧客の特定用途向けにカスタム化された「特定用途顧客向け IC」(ASIC : Application Specific Integrated Circuit) と用途は特定されているが (携帯電話用, デジタルテレビ用など) 複数顧客向けで標準品的性質の強い「特定用途向け標準 IC」(ASSP : Application Specific Standard Product) がある。台湾では、ASIC の比率は非常に小さく、ASSP の開発・設計に重点が置かれており、2010 年の IC 設計業全体における両者の比率は ASIC : ASSP = 10.1 : 89.9 であり、2004～2010 年のデータを見る限り ASSP が 9 割前後を占める状態が続いている (ITRI-IEK, 各年版の 2007 年版, p.9-11; 同各年版の 2011 年版, p.6-15) ⁴¹。これは、日本の半導体企業 (部門) では伝統的に ASIC の割合が大きかったことと対照的である (小島, 2006)。ASIC ではハードウェアの設計効率化や特定顧客のニーズへの最適対応を重視するのに対して、ASSP ではハードウェアのコア部分は共通で、周辺的部分や IC チップに組み込まれるソフトウェアのカスタマイズによって複数の顧客の異なるニーズに一定程度対応することを可能とする。顧客との関係が安定的で、販売量が十分多い場合には ASIC の方が機能的・コスト的にも有利なのだが、近年、IC 開発費の高騰と製品ライフサイクルの短期化を背景に、複数の顧客や機種で開発費を分担できる ASSP の利点が強調されてきている (小島, 2006) ⁴²。

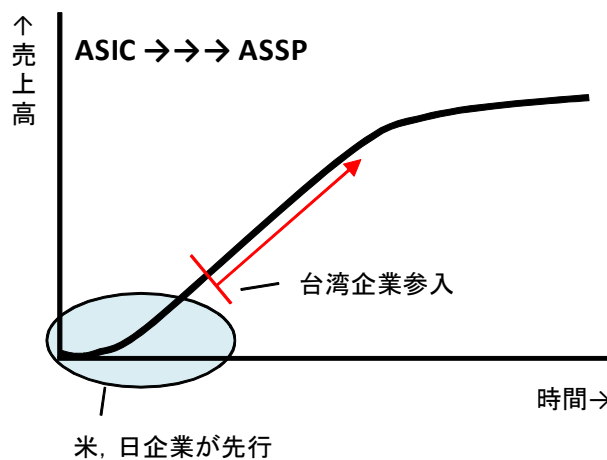
日本で従来 ASIC が主流であったのは、日本半導体メーカーの多くが総合電機メーカーの一部門であり、自社グループの (あるいは、他の大手企業グループの) 最終製品部門向

⁴¹ 台湾の政府系研究機関が毎年作成している『半導体 (工業) 年鑑』(ITRI-IEK, 各年版) では、IC 設計業の製品別シェアや ASIC と ASSP の比率および各カテゴリー内での用途分野別シェアについてのデータが提示されているが (なお、これらの詳細なデータは、同年鑑 2012 年版以降は、何故か掲載されていない)、ASIC/ASSP の分類に関しては明確で厳密な定義が見られない。何れにせよ、台湾 IC 設計業界では ASSP (用途特定の非カスタム製品) が主流であることは、筆者の現地調査の際にもしばしば耳にした。

⁴² 佐野 (2012, pp.87-90) によれば、現在、大規模な SoC を開発する設計費は、製品の種類によって大きく異なるが数十億円規模に上ることもあるという。例えば、デジタルテレビ用の SoC では、設計費は 50 億円規模で、これにフォトマスク製作費 (1 億 5,000 万円程度) とチップ製造費用 (前工程 500 円/個, 後工程 400 円/個) を要する。この製品の市場価格を 1,000 円程度とすると生涯生産 1,000 万個でようやく黒字になる計算だという。

けにカスタム IC の開発を行なう割合が大きかったことが背景にある（なお、最終製品は、当該 IC を応用した製品という意味で「応用製品／アプリケーション」とも呼ばれ、また IC を含む多数の部品・モジュールを組み立てまとめた機能を実現する製品でもあるので「セット」もしくは「システム」と呼ばれることもある）。また日本ではセットメーカー（セット部門）の技術力が高く、ASIC の設計プロセスでも、システムの基本的機能を決める論理設計まではセットメーカーが行い、半導体メーカー（半導体部門）はそれを配線などのレイアウトパターンにして製造するという分担であった（上述のように、日本半導体メーカーは基本的に設計と製造が未分離の垂直統合型である）。そのため半導体メーカー側には主体的なマーケティング力、製品仕様の決定力やシステム構築力が育たなかった。営業は特定顧客への密着対応が中心で、不特定複数の顧客と対応しコミュニケーションしていくことが苦手であり、今でもこの傾向が残っている。チップの設計手法もカスタム品志向が強く、現在主流となっている標準 IP を外部調達し標準的な手法に依拠して、製品差別化の核となる部分のみ自社開発し、設計期間とコストを低減させるモジュラー型設計手法への適応も不十分なままであるという（佐野, 2012, 第 3 章）。

図 12 ASIC から ASSP へ



（出所）筆者作成。

他方、台湾では半導体企業はセットメーカーからは基本的に独立しており、かつ台湾のセットメーカーには、自社ブランドをもつ第一級企業が少なく受託製造業者が中心であるため、IC メーカーもコスト重視の標準品開発に注力することになった。そもそも一般的に、CD ドライブであれ携帯電話であれ何であれ、世界的に新しい製品の登場に際しては、先ず（多くは欧米日先進国に基盤を置く）セットメーカーと先進的半導体企業（もしくは同セットメーカーの系列半導体企業）の協力の下にそのセット専用の ASIC が開発され、その後、製品普及に伴って価格が下がり製品毎のスペック（仕様）も接近すると、そこで使

用される IC も ASIC から汎用度の高い ASSP へ移行するという過程を辿る。台湾のような後発組のセットメーカーは、先進国市場をサーベイし、新製品の需要拡大期に参入する（もしくは受託製造業者として製品供給する）。そのタイミングで台湾 IC 企業も参入し、価格競争力やシステム・ソリューション提供（後述）などを武器に既存市場の低中階層部分に喰い込み徐々にシェアを拡大していくという二番手戦略をとることが一般的であった（図 12）。これが台湾で ASSP が主体になった背景である⁴³。

（2）顧客セットメーカーとの取引

もっとも、たとえ二番手戦略とは言え、ASSP 設計開発には、①複数の顧客（セットメーカー）に共通する最大公約数的なニーズを見極めるセンスやマーケティング力とこれを踏まえたコストパフォーマンスの良い魅力的な製品仕様の決定力、および②標準 IP を組み合わせ機能的に優れた製品を作るシステム構築力が必要であり、日本企業はこの点で問題があることは上述した通りである（佐野，2012，第 3 章）。②については、前節の TSMC をはじめとするファウンドリのプラットフォーム・ビジネスの進展と呼応している部分が多いと見られる。ここでは主に①に関連して、台湾 IC 企業がこうした能力を獲得できた背景として、顧客セットメーカーとの取引について検討しよう。

まず、台湾のファブレスは、規模の大小を問わず、基本的に独立自営であり、海外市場を含めマーケティングも自前で行っている。海外顧客への喰い込みの少ない日本半導体企業との大きな違いである。もっとも、台湾 IC 設計企業の顧客の地域分布を見ると、2010 年の数値で、台湾が 33.3%，香港・中国大陆が 58.0%，北米 2.4%，日本 2.0%，韓国 1.4%，東南アジア 1.5%，その他 1.4%とあり、台湾および香港・中国大陆が 9 割程度を占める。2006～2010 年のデータを見る限りこの水準が概ね保たれている（ITRI-IEK，各年版の 2011 年版，p.6－17）。香港・中国大陆の顧客の相当部分は当地に進出した台湾企業と推測され、この点では、（受託製造も含め）台湾セットメーカーが多くの IT・電子製品の生産高で世界的なシェアを占めていることが助けとなっていると言えよう⁴⁴。

では、台湾 IC 企業と顧客セットメーカーとの取引の実情はどのようになっているのだろうか。ここで複数の台湾ファブレスに対する筆者自身の訪問調査に基づき解説してみよう⁴⁵。まず、ファブレスにとって、顧客との日常的な交流は、未来の製品・市場の趨勢を

⁴³ 以上は、台湾の半導体業界アナリスト Z.-S. Jian 氏との面談から得られた情報に基づく（2009 年 1 月 21 日実施）。

⁴⁴ 台湾企業による世界市場シェアの大きいものをあげると、例えば、2010 年の数値で、ノート PC 93.7%，デスクトップ PC 46.0%，マザーボード 94.0%，ネットブック 88.3%，セットトップボックス 48.3%，無線 LAN カード 91.1%，液晶モニター 71.9%，IP 電話 61.0%，タブレット端末 95.5%とある（台湾証券交易所資料より。元データは『2011 資訊工業年鑑』）。

⁴⁵ 複数の台湾ファブレスとは、具体的には、Sunplus（凌陽。2007 年 7 月 23 日，2012 年 7 月 25 日訪問），Realtek（瑞昱。2007 年 7 月 25 日，2012 年 7 月 27 日，2013 年 12 月 4 日訪問），MediaTek（聯發科。2012 年 12 月 7 日訪問），AIT（曜鵬。2007 年 8 月 1 日訪問），Weltrend（偉詮。2007 年 8 月 2 日訪問），Avisonic（八方。2007 年 8 月 2 日訪問），AverLogic

読み取る際の主な情報源である。新たな IC の設計開発には通常 1.5～2 年は要するため、主要顧客との関係は長期的パートナーシップの形をとる。例えば、ネットワーク通信・PC 周辺関連 IC を扱う大手ファブレスでは、オーダーは全て受託設計製造業者から来るものの、その顧客であるブランドメーカーにも日常的に訪問している。市場ニーズ（エンドユーザーの動向）を最も的確に把握しているのはブランドメーカーであるためであり、また、受託製造業者がブランドメーカーの言いなりである場合もあれば、逆に受託製造業者の提案力が強い場合もあり、両方とコミュニケーションすることが不可欠であるという。同時に、米国、欧州、中国といった海外拠点にも人員を配し、当地の市場の趨勢を随時掌握している。製品スペック（仕様）を決める時、顧客と自社のロードマップを多くの時間をかけて擦り合わせ、2～3 年あるいはそれ以後に顧客がどのようなものを必要としているか予想するために力を尽くす。ただし、市況は常に変化するため、このロードマップも 3 ヶ月から長くて半年ごとに再吟味される。製品設計開発中もこうした変化に対応できるよう柔軟性の保持が図られる。加えて、IC 製品の規格を決定する際は、重要技術に関して異なる陣営がある場合（例えば、CPU コアでは ARM と MIPS という 2 大アーキテクチャがある）、何れの陣営に属する顧客ともコミュニケーションすることが必要とされる。

こうした密接な交流に加え、台湾では顧客ニーズを正確に読み取り、過不足のない製品・サービスの提供を迅速に行なうための仕組みが発達している。すなわち、詳細は会社ごとに若干異なるが、台湾 IC 設計企業（および IT・電子企業）の多くは、プロジェクト・マネージャー（PM: Project Manager）制度を有している⁴⁶。PM は最終決定権を持っているとは限らないが、多くの政策立案に携わっている。そして、1 つの製品に関して、顧客ニーズの理解による製品定義から設計、製造外注と最後の製品引き渡しに至るまでプロジェクトの管理を一貫して受け持つ。特に研究開発人員とマーケティング人員は背景・思考法が異なるため PM がこの橋渡しをする必要がある。台湾では、多くの場合、技術者の背景を持つ PM が顧客の要求を相当程度正確に汲み取り初期的なスペックを作成し、細部は研究開発人員が出向いて確定する。PM は、各段階のスケジュールを随時掌握し、遅れが見られたら関係人員と連絡をとり対策を講じる。このため、顧客ニーズに適合し、機能も過不足なくコスト的にも適正な製品を素早く提供出来るのである。これに対して、日本企業同士の取引では、スペックの詰めが甘く、後に機能を追加しコストが膨らみ時間もかかる傾向があるという。加えて、台湾ファブレスでは、自社のエンジニアを顧客企業に常駐させて迅速に問題解決を図る、いわゆるオン・サイト・サポート（On-Site Support）も普遍的であり、競争力の源泉の 1 つであるとする指摘もあった。

（凌泰。2007 年 8 月 3 日訪問）である。また日本半導体業界についても、NEC 半導体部門 OB（2007 年 6 月 25 日訪問）、および東芝半導体事業部 OB（2008 年 7 月 3 日訪問）との面談より情報収集した。以下に続く本節の記述は、特に断りのない限り、これらの面談から得られた情報・知見に基づく。なお面談相手の一部には、情報源が特定されるのを嫌う場合もあったため、ここでは特別必要がない限り細かくソースを指定しない。

⁴⁶ 台湾の民生機器メーカーにおける PM の詳細は、大槻（2011）を参照せよ。

こうした主要顧客との密着にもかかわらず、開発された IC 製品は一般に標準品として展開することが念頭に置かれている。聞き取り調査によれば、標準品である ASSP では、規格については主要顧客と討論する必要があるが、開発費用は IC 設計企業側が負担する。あるファブレスによれば、必要とされる機能を全て組み込んだ IC を先ず設計し、各顧客のニーズに合わせ不要な機能を簡略化して対応する。また異なるパッケージを用い、多くのバリエーションを生み出すが、中身の基本設計は同じであるという。販促では、まず大手顧客に販売し、その実績を梃子に他の顧客を開拓するというやり方もある。

他方、特定顧客用に開発した IC でも、一定期間当該顧客に優先的に供給した後、多少修正し他社に販売されることもある。また、セットメーカー側が、コアパーツであるチップの開発を複数の IC 企業に委託し、最終的に 1 社のみが採用され、不採用の IC 企業に対して買い取りや開発費負担をしないというケースもある。その代わり、これらチップは一部のカスタムの部分を除けば、汎用品として使用できるように設計されており他のセットメーカーに販売できる。不採用の IC 企業にとっても、セットメーカーとの付き合いを通して、IC 以外の部品や製品システム、最終製品市場に関する知識・情報を入手でき自社製品の開発に活用できるメリットがあるという⁴⁷。

このように台湾では、主要顧客が複数であれ単一であれ、また当初は ASIC として開発された製品でさえも、実際は標準品として展開することが念頭に置かれることが多いようである。逆に、日本半導体メーカーの場合、ASSP と呼ばれる製品でも実際は大手顧客 1 社の要求に基づく仕様で、カスタム品的な手法で開発され、他の顧客には販売できないことが多いとされる（佐野, 2012, p.106）。こうした違いが生じた重要な背景として、台湾では、IC 設計企業側に、その IC を組み込んだ最終製品についての知識を蓄積できる（蓄積せざるを得ない）環境があったことがあげられる。これについては、以下で詳述する。

5.2 ソリューション・ビジネスの発達

(1) システム・ソリューションとは

台湾 IC 設計業の重要な特徴の 1 つは、IC チップ単体を開発・販売するだけでなく、システム（最終製品）についての理解を持ち、システム・ソリューションも提供するケースが多いことである⁴⁸。システム・ソリューションとは、端的には当該 IC を搭載した回路設計

⁴⁷ 技術や価格の変動が激しい環境では、セットメーカーは、複数の技術オプションを並行開発し、最終的な製品設計の確定をギリギリまで引き延ばそうとするが、このため其々異なる優位性を持つ複数 IC メーカーに同時にコアチップの開発を委託することもある。具体的な事例分析としては、液晶テレビメーカー奇美電子（Chimei）とコア部品の 1 つである画像処理エンジンの開発を請け負う IC メーカーとの関係を分析した長内（2012）がある。

⁴⁸ システム・ソリューションを IC 企業側が提供するかどうかは製品による。PC（および PC 用マザーボード）や液晶テレビのような複雑なものは、セットメーカーが仕様決定を行いメイン基板のレイアウトも行うので、IC 企業はチップを提供するだけで済む。MP3 プレイヤーやカード類のような単純なものは、元々、基板が小さくコアチップがシステム全体を規定するため、ファブレスが基板の設計も行う（Z.-S. Jian 氏との面談による。2009 年 1

図（評価ボード、推奨部品のリストを含むこともある）で「リファレンス・デザイン」（Reference Design, 「参照設計」）と呼ばれ、IC が使用できることを保証するためのものである。IC そのものに加えソフトウェアやリファレンス・デザインを付け顧客に提供する方式をソリューション・ビジネスと呼ぶ。システムを一から設計するのは高い技術力が要求されるが、リファレンス・デザインを参照することで（もしくは、そのまま使用することで）技術力が不十分な中小セットメーカーでも迅速に量産に漕ぎつけることが出来る。こうした手法は、主に技術的に成熟した一般消費者向け IT・電子製品分野において、二番手戦略をとるセットメーカーが多数参入するようなセクターで特に有効である。IC 企業にとって、小規模セットメーカーが叢生すると個々の顧客のプロジェクトを一々きめ細かくサポートするより、ほとんど完成品の形で提供の方がかえって低コストで効率的であったという事情もある。ソリューション・ビジネスは、台湾では以前から普及していたようだが、とりわけ中国市場の開拓では強力な武器となり、台湾 IC 企業のプレゼンスを高めることに寄与した（あるいは、顧客の技術力が低くソリューションなしでは販促できなかった）。

ソリューション・ビジネス発達のためには、IC 企業側に顧客ニーズを主体的に把握しシステム（最終製品）に対する理解力を持った人材が不可欠である。日本半導体企業にはこうした人材やそれを育てる仕組みが不足していると言われるが、台湾企業がその課題に有効に対処できた理由としては次のようなことが考えられる。①台湾には IT・電子分野で小規模なセットメーカーが数多く存在し、最終製品からパーツまでの人材が幅広く蓄積されていたこと（産業が成熟するとプレイヤーも少数の大手に集約されるが、代わりに関連産業が次々に立ち上がってきた）、そして、②セットメーカーから IC 企業への技術者の転職も多く見られたこと、また、③先端技術よりも顧客への密着サービスで勝負する台湾 IC 企業はフィールド・アプリケーション・エンジニア（FAE：Field Application Engineer）を数多く抱え、常に顧客からのフィードバックを受け製品を改良し、システムのバグ取りなどでも顧客との密接な連携が必要であったこと⁴⁹、以上である。

他方、日本半導体メーカー（部門）の場合、一般に少数の大手セットメーカー（部門）を主要顧客とし、しかもこれらの顧客は自前の技術力が高く独自製品へのこだわりも強い。ため、モジュールやメイン基板の設計・製造はおろか半導体設計の一部も自ら行うことから、半導体メーカー側にソリューション創造に向けた能力が育たなかったと見られる。

月 21 日実施)。またセットメーカーと IC 企業が共同で、システムを開発することもある。例えば、ある台湾のネットワーク通信機器メーカーによれば、パートナーの IC 企業はベースバンドだけを提供し、異なる RF に基づいたドライバ IC の開発は当メーカーと共同で行う。また、一部の上層のサブシステムの開発でも協力する。さらに同社によれば、パートナーの IC 企業の製品の初期ユーザーとなり、リファレンス・デザインが出される前から協力することもあるという（MitraStar での面談より。2013 年 12 月 2 日実施）。

⁴⁹ 顧客セットメーカーのバグ取りに協力する中で、IC 企業側も自社製 IC を改良し、同じシステム内で同居する他社製 IC との相性も良くなり、標準品として売りやすくなるのだという（Z.-S. Jian 氏との面談による。2009 年 1 月 21 日実施）。

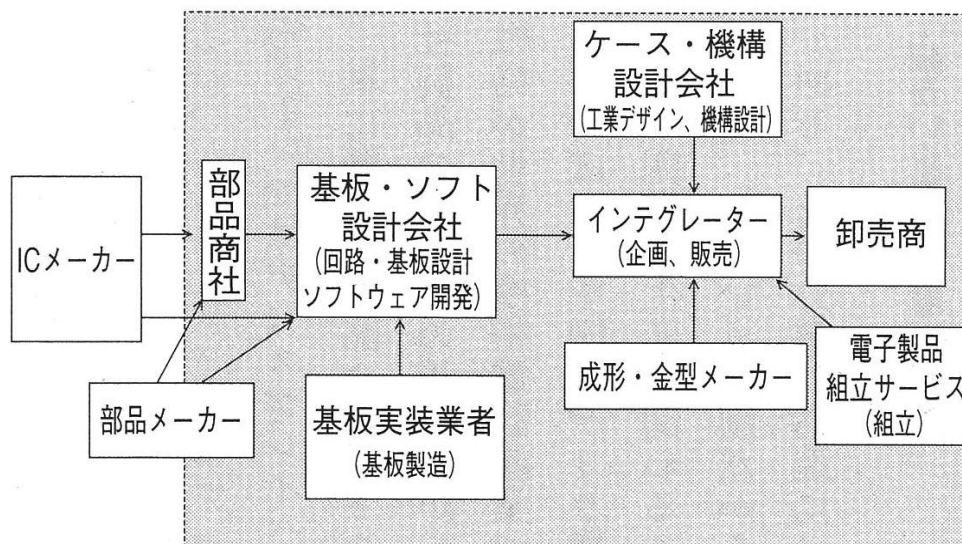
(2) 台湾・中国でのソリューション・ビジネスの発展

これに加え、台湾は垂直分業体制をとっており、一般消費者向け IT・電子製品分野では、セットメーカーと IC 企業の間にソリューション・ビジネスを補助するアクターが多く存在する。即ち、ディーラー (Dealer, 「通路商」), ソリューション・プロバイダー (Solution Provider, 「方案商」), モジュール・メーカー (Module Maker, 「模組廠」) である (前出の図 7 参照)。IC 企業は、セットメーカーとの直接取引に加え、彼らを介して販路開拓を進め、あるいはソリューション開発を一部肩代わりさせる。先ず、技術サポートのニーズが少なく標準的な IC 製品の場合は、ディーラーを通して販売することがある。特に中国では売掛金回収リスクが高いため彼らを活用する方が無難である。ソリューション・プロバイダーは、技術レベルが高い製品の場合に登場し、彼らはシステム・デザイナーを多く抱え、IC 企業がチップを供給すると、それを基にシステムを作りセットメーカーにプロモーションする。彼らは製造設備を持つ必要はなく、設計のみ行い、ただし部品やモジュールの性能や調達先を良く把握して顧客に提案する。ディーラーがソリューション・プロバイダーを兼ねることもある。モジュール・メーカーは、システム全体ではなく、1 つのまとまった機能を担う特定モジュールを作る。セットメーカーはこれを調達し、自社工場で他の部品と統合して最終製品を組み立てる。なおモジュール・メーカーは、通常自社の製造工場を持っているが、さらにこれをアウトソーシングすることもある。こうした分業体制は台湾でも見られるが中国では一層発達しているという。日本でも半導体商社やモジュール・メーカーが存在するが、大手セットメーカーはこうした機能を自社 (グループ) 内に抱え込む傾向がある。中国では、大手セットメーカーでも、自社開発へのこだわりが弱く、複数のソリューション・プロバイダーやモジュール・メーカーを抱えベストソリューションを競わせるといったことも珍しくないという。

こうした分業関係は一般消費者向け IT 電子製品分野では大なり小なり観察されるものであるが、近年最も注目を浴びている例が中国・深圳市を中心とするゲリラ携帯電話産業 (ゲリラとは、違法コピー品、もしくは無名ブランド品の意) である。図 13 は丸川 (2013, 第二章) より引用したものだが、この図で「インテグレーター」が携帯電話メーカー (セットメーカー) に当たり、「基板・ソフト設計会社」はソリューション・プロバイダーに相当する。この図では、インテグレーターは (セットメーカーとは名ばかりで) 企画・販売を担うのみで、携帯の中身の設計と外観の設計を設計専門会社から購入し、其々の製造も受託製造業者にアウトソーシングする。インテグレーターは販売先を確保できれば、あとは資金さえあれば誰でもでき、上はノキアやサムスンに迫る国内シェアを持つ大手 (この場合、ゲリラ携帯を既に卒業したことになる) から下は従業員 10 名以下の零細無名企業まで存在する。基板・ソフト設計会社も同様で、数千人規模の従業員を抱え年に 200 機種以上を開発する大手から、従業員数 10 名以下の零細泡沫メーカーまでである (ただし零細メーカーであっても、必ずハードウェアとソフトウェアの技術者が必要である)。彼らが提供する回路基板は、オーダーメイドであることもあれば、多数顧客に同じ基板設計を販売する

場合もある。

図 13 中国ゲリラ携帯電話産業における企業間分業



(注) 矢印はモノ，サービスが提供される方向を意味する。点線内は深圳市内にある企業。

(出所) 丸川 (2013) p.58 の図 3 を引用。

この分業関係が成立する上で最重要の存在は携帯用ベースバンド IC のメーカーである。ベースバンド IC は携帯電話の情報処理全般を担当する基幹部品だが、これに中国市場で人気の音楽プレイヤーやカメラなどの諸機能・ソフトウェアまでを最初から組み込み、技術力の弱い中国メーカーでも容易に使える、しかもコストパフォーマンスの良い製品を売り出したのが台湾ファブレスの **MediaTek** である。これは上述のソリューション・ビジネスの代表例であり、しかも **Qualcomm** や **TI** のようなライバルの先進的チップメーカーのリファレンス・デザインに比べ一層完成度の高い（そのまま製造しても量産が可能になるほどに作り込まれた）ものを提供した⁵⁰。当然、これに依存した携帯は中身はほぼ同じで無個性だが、安ければよいというユーザーが多い中国・新興国市場で圧倒的に支持され、後発メーカーであった **MediaTek** がファブレス売上ランキングで世界上位へと躍進した（以上、ゲリラ携帯電話産業については、丸川, 2013, pp.57-68 に依拠した）。

ただし、携帯電話分野に限らず、こうしたビジネスモデルで大成功する例が今後も輩出するかどうかは疑問視されている。その理由は、第 1 に、ソリューション・ビジネスが一

⁵⁰ リファレンス・デザインの開発に必要なバグ取りには非常に多くの工数がかかる。

MediaTek は、そのコストを抑えるため、ソリューション・プロバイダーを巻き込んで共同でバグ取りを行う。ソリューション・プロバイダー側の利点は、**MediaTek** 製品に対して競合よりも深い知見を逸早く得られることである。また、ゲリラ携帯は品質に対する基準が緩いため、ソフトウェアに多少のバグが残っていても容認され、先ずそこ向けに出荷し、バグを修正した後で政府の認可品に出荷しているという（大槻, 2007）。

般化し、それだけでは競合と差別化し難くなってきたことである。第2に、中国セットメーカーと外資系メーカーの技術力格差は次第に縮小し、至れり尽くせりのソリューションへの需要は（依然、少なくはないものの）従来よりは減る傾向にあると見られること。第3に、現在、台湾 IC 企業の利益の源泉はチップ販売のみであり、それに付随するリファレンス・デザインやソフトウェア、ファームウェア⁵¹ はいわば無料のおまけである。このため人手が掛かる割に利益は出ておらず⁵²、こうした手法の長期的な持続性が危惧されている。そこで、一部ではソフトウェアに課金する試みも始まっているという。以上に加えて、IC 設計業では、近年、中国本土企業が成長し、中には HiSilicon（海思半導体。Huawei〔華為〕の半導体子会社）のような高い技術力を持つ企業も登場している。台湾ファブレスの一般的ビジネスモデルは、技術的には最先端でないもののコストパフォーマンスの良さとソリューション提供を武器にボリュームゾーンを狙うというものであるが、いずれ転換を迫られる日が来るという見方もある。

5.3 選択と集中

台湾 IC 産業は垂直分業体制をとり、さらに主要 5 工程の各々で複数のプレイヤーが存在し分業・専門化しつつ競争していることが特徴である。これは一つには、IC 産業で後発組であった台湾企業の多くが、少なくとも出発時点では企業規模が小さく経営資源が限られていたことの結果である。IC 設計業でも、基本的に「選択と集中」が進んでいる。図 14 は主要な台湾ファブレスの製品分野を整理したものである。大半の企業が少数の、あるいは関連する領域（例えば、TV と LED Display）にフォーカスしているのが分かる。

無論、製品・技術領域が多角化するケースも一部出てきている。例えば、Sunplus Technology（凌陽科技）は、例外的に多数の製品ラインを抱えていたが、分社化してフォーカスする方策をとった。すなわち、同社は、2005 年末以降組織改革を行い、LCD コントローラ／ドライバ IC 事業は Orise Technology（旭曜科技）へ、コントローラ・周辺機器向け IC 事業は Sunplus Innovation Technology（凌陽創新科技）へ、パーソナル・エンターテインメントとコミュニケーション関連事業は Sunplus mMobile（凌陽電通科技）へと分社化した。本社の Sunplus Technology は、ホーム・エンターテインメントのプラットフォームと子会社支援機能（中核的 IP の開発や IP ライセンス管理、法務、財務、IT システム等の管理、中国拠点活用）を担当することとなった⁵³。

⁵¹ ファームウェア（Firmware）とは、電子機器ハードウェアの基本的制御を行うためのソフトウェアで、ROM 等の LSI など書き込んだ状態で固定的に機器に組み込まれたもの。

⁵² これを裏付ける 1 つのデータとして、台湾 IC 設計業の人員 1 人当たり平均生産額を見ると、2003 年の 1,514 万台湾元、2004 年の 1,242 万元から 2011 年の 1,040 万元、2012 年の 1,090 元へと、年による高下はあるものの長期的には下降する傾向が見られる（ITRI-IEK, 各年版）。

⁵³ Sunplus の HP と同社での訪問調査による（2007 年 7 月 23 日、2012 年 7 月 25 日実施）。

図 14 台湾主要 IC 設計企業の製品分野

応用製品	ICの種類	MediaTek 聯發科	MStar 晨星	Novatek 聯詠	Phison 群聯	Himax 奇景	Realtek 瑞昱	Richtek 立錡	Sunplus 凌陽	VIA 威盛
Mobile Phone	Baseband									
	RF (Radio frequency)									
	GPS									
	Bluetooth									
	Touch screen controller									
	Power management									
	Wireless network									
TV	Scaler/VD									
	Demodulator/MPEG2									
	RF									
PC	Optical disk drive driver									
	Network communication									
	CPU/North & South bridge									
LED Display	Large-sized display driver									
	Small-sized display driver									
NAND Flash	Driver IC									
Power	Power IC									

(注) 資料は 2011 年 6 月時点。なお、MStar は 2012 年 6 月に MediaTek に合併された。

(出所) TRI (2011) p.20 の表 1.4.1 を引用。

次に、台湾 IC 設計メーカーの最大手である MediaTek (聯發科技) は、数種類の主要な製品ラインがあるが、それを同時進行させた訳ではない。概ね、CD 関連機器→DVD 関連機器→携帯電話→デジタルテレビへとターゲット・アプリケーションのフォーカスを次第にシフトさせ、技術的なシナジー効果を図りつつ、その時々デジタル消費電子分野の主要製品市場を押さえてきた。同社は其々の製品分野では後発企業であったが、その市場が本格的に発展し始めるタイミングで参入し急速に市場シェアを拡大していった。これを可能としたのが、より低価格でより消費者のニーズに応えた機能を持ち、より使い勝手の良い製品を逸早く提供したことであり、その鍵が上述のソリューション・ビジネスである。MediaTek の製品開発では、顧客セットメーカーをどうサポートするかが最重視され、完成度の高いプラットフォームを提供し、顧客が少ないトータルコストで迅速に市場への製品投入が出来るよう配慮されている (IC チップ自体の価格では MediaTek 製が必ずしも競合製品より安価とは限らない)。同社はこの勝ちパターンを CD-ROM ドライブ用チップで打ち立て、DVD、ブルーレイ、携帯電話、デジタルテレビ用のチップへと横展開していった。なお、同社は技術・製品開発の先発組ではないものの研究開発も重視し、台湾国内のサイエンスパーク・イノベーション製品賞などを毎年のように受賞している。有効なソリューション開発には、各市場における消費者ニーズを的確に見極め、必要な技術は自前の研究開発に加え技術・特許の購入や M&A (合併・買収) によってこれを補い、競合からの特許侵害訴訟への備えもなし、将来必要な技術・能力を計画的に獲得していくことが必要であり、その実施は容易ではない⁵⁴。

⁵⁴ 以上の MediaTek に関する記述は、朝元 (2012)、蔡 (2007) および筆者自身による同社での面談 (2012 年 12 月 7 日実施) からの情報に基づく。なお面談によれば、携帯電話用ベースバンド IC 分野では、同社にとってより先発組として米 Qualcomm、後発組として

以上、多角化した場合でも成功しているケースを見ると、分社化して個別市場を狙うか、事業の柱は慎重に選択され売れ筋製品に集中して規模の経済実現を目指す、というやり方である。なお、佐野（2012, p.136）によれば、近年、電子機器の多様化とセグメントの細分化が進んでいる。こうした状況下でとるべき基本戦略は専門化であり、また各セグメントで激しい競争を通して寡占化が進む。半導体産業も同様の趨勢にあり、台湾 IC 設計業の動向は基本的にこれにマッチしたものといえる。他方、一般に日本半導体メーカーは百貨店型の浅く広い製品ラインナップを擁し、一点集中型の専門メーカーに各個撃破されていたことが、基礎的なレベルでの衰退の原因である。

それでは、選択と集中の前提として、将来性のある製品・事業領域を如何にして適切に探し当てているのであろうか。先ず、上述のように、台湾ファブレスは主要顧客（セットメーカー）との密接かつ長期的な交流により市場ニーズの方向性を読み取っている。同時に台湾 IC 企業のターゲット市場選択的的確さは、その反応速度の高さによっても支えられている。すなわち、製品を一旦市場に送り出して、主要顧客のフィードバックを受け、改良を加えて再び市場に送り出し試験をするというサイクルが素早く繰り返され標準が適正化されていくのである。また、技術的ハードルの高さや、ライバルとの技術的距離とコスト競争力の優劣を検討し、不利とみると直ちに軌道修正するという点でも反応速度が高い。

反応速度と柔軟性についてさらに敷衍すると、ある台湾ファブレスでの訪問調査によれば、製品開発に際してこの企業は日本企業ほど詳細なプランニングはせず、むしろチームワークにより臨機応変の調整がスムーズにできるようノウハウを蓄積しているという。かつてある製品で、元々40nm プロセスを選定していたが、後に 28nm の立ち上がりのタイミングが予想より早いことが判明し、1 週間のうちに変更したことがある。迅速な転換が出来る秘訣の 1 つは、当社が各種製程、各種 IP を異なる製品に応用出来るようにしていることである（例えば、Ethernet 用の IP をテレビに使用するなど）。当社を含めて、一般に台湾の企業は意思決定が速く、会社全体に影響するような重要事項でも数日で決め、直ちに実行する。スピードの高さの背景として（日本大手企業と比べた）企業規模のコンパクトさと根回しがないことが指摘される。問題が生じると、最小限の関係人員の間で対策案を考え、それを関係部局の長らに送り意見を求める。ただし一々全員の同意を求めることはなく、制限時間内に回答がなければ同意したと看做し実行に移すというやり方である。日本のように関連部署の全員が揃って情報共有も含めた公式会議を行うということは重視されない。

これに対して、日本の半導体企業の場合、市場調査やプランニング、根回しに（丁寧ではあるが）時間がかかり、方針が決まったころには市場環境が変わっているという事態も珍しくないという。また品質保証に対して過剰とも思える厳格さを要求することも時間が

Spreadtrum（展訊。中国のファブレスで MediaTek のビジネスモデルを模倣する）のような競合がある。MediaTek は、一方で先端技術開発に注力し、他方で低価格帯市場向け製品も擁し、両面作戦で臨む構えだという。

かかる一因である。加えて、選択と集中が不十分なため、従来、国内ライバル企業との間で類似の製品・事業構成で消耗戦の競争をすることが多かったとも指摘されている。

5.4 海外・中国拠点の活用

一般的に台湾企業にとって中国は生産拠点・市場として重要なだけでなく、人材プールとしても不可欠になって来ている。かつて半導体産業の成長期には、ストックボーナス制⁵⁵普及の影響もあって高収入が望めたため、一流のエンジニア・学生が IC 設計の上位企業に流れ込んで来ていた。近年は、次第に台湾での人材確保が困難となり、大陸での人材獲得・育成と設計開発における台湾・中国を含めた国際的な分業体制構築がトレンドとなっている。また台湾ファブレスは中国に顧客がある場合が多く、当地に営業拠点を置き FAE を現地で採用し顧客サポートに当たらせている。筆者が現地調査した限りでは、以下のようなケースが見られた。

通信機器・光ディスクドライブ用等の IC を手掛ける大手企業の M 社では、基本的な製品スペックは全世界向けで、特定市場向けを意識した開発は少ない。当社の製品は技術的に非常に複雑で、開発プロジェクトは何層にも分かれ、開発体制も国際的である。台湾本拠地では、数千人規模の人員を擁し、コア技術の多くはそこで開発される。特定技術に関してはその分野で強みを持つ国の開発拠点が活用される。例えば、RF (Radio Frequency) では英国、CPU (Central Processing Unit) や GPU (Graphics Processing Unit) では米国といった具合である。また、ソフトウェア（特にアプリケーションや品質検証作業）では中国やインドの拠点が活用される。製品分野ごとに程度の差があるが、主要顧客との技術交流もあり海外拠点が重要な役割を担う。台湾でコア部分を手掛けるのは、台湾の R&D 人員のオーバーヘッドは非常に大きく、精鋭部隊を置いて重要技術を開発しないとコスト的に引き合わないこととコミュニケーション上の便利さがあることが理由であるという。

玩具用や LCD 関連、デジカメ用等の IC を扱う S 社によれば、1990 年代後半から主要顧客の大部分が中国広東省の東莞や深圳一体に工場設置したため、同社も子会社をその近辺に置き FAE をリクルートして顧客サポートに当たらせた。その後、台湾で人材獲得が次第に困難になり、設計作業の分業化が進められた。とりわけ作業の多くがコーディング⁵⁶ で

⁵⁵ 台湾ハイテク企業の技術者の高収入は、多くは給料自体よりもボーナスに依存する。入社数年の若手でも日本円換算で年収 3,000 万円以上に達することもあった。その大部分が株式であり、実際の価値は株価次第である。このストックボーナス制は 1986 年に UMC で導入されて以来、ハイテク企業のスタンダードとなった。会社側にとっては、かつては株式と現金で構成されるボーナスの費用計上が不要であったが、会計制度の変更のため 2008 年より、従業員の受益額をそのまま人件費として計上することとなり、営業利益率の低下に繋がった。また株式収益への課税も、かつては額面ベースであったが、2010 年以降は市場価格ベースとなった。こうした事情により、以前ほどの旨みがなくなったという。

⁵⁶ コーディングとは、仕様書やフローチャートなど抽象的な設計文書の内容を、プログラミング言語を使って具体的なコードに変換していく作業で、忍耐強さと多くの人手が必要とされる。

占められるソフトウェア開発で中国人材が活用される。なお、同社での面談によれば、一般に台湾 IC 設計企業の中国・台湾分業パターンは、以下の 3 タイプであるという。即ち、①台湾でフロントエンド設計、大陸でバックエンド設計⁵⁷、②台湾で R&D、大陸で技術サービス、そして製品数が増え規模が大きくなると、③製品ラインごとの分割（台湾では高級品、大陸では低級品など）、以上である。大まかには、コア部分の開発は台湾で、周辺の作業は中国でというもので、これには当然、大陸人員の流動率の高さ、情報漏洩と模倣への不安が背景にある。

これに対して、ネットワーク通信・液晶テレビ関連の IC を主力製品とする L 社は、低級品・周辺の作業のみを中国人員に配分するような分業を否定し、人事管理の同一化原則をとっている。最新製品は、試行錯誤が多く初期の失敗率が高いため、台湾本拠地で扱われることが多いものの、中国特有の規格に合わせた製品開発では、大陸人員に対してフロントエンド設計とバックエンド設計を合わせた開発プロジェクト全体とアフターサービスまでを一貫して任せている。これにより、スタッフの力量発揮と会社への帰属意識向上を促し、結果として定着率を高める戦術である。実は、同社は中国進出当初、低級品・周辺の作業のみを大陸に移すやり方を取り最初の数年間は業績不振が続いた。この失敗を踏まえ戦術を転換し、その後、経営もほとんど大陸人員に任せているという。

以上、筆者が観察した範囲内だけでも幾つかのパターンがある。本稿 2.2 節との関連で言えば、台湾ファブレスにとって、中国人材の活用は、設計生産性の危機およびソフトウェア危機に対処するために有効かつ不可欠の手段となっていると言える。もっとも、これは台湾からの人材流出（大陸企業による引き抜き、および自主的な転職の両方がある）のリスクと裏腹であり、管理上の工夫とバランス感覚が必要とされる。

6. ディスカッションとまとめ

第 1 節・第 2 節で述べたように、本研究の目的は、半導体産業における分業化（モジュール化）・専業化およびオープン化・標準化へというビジネストrendの中で、台湾企業が如何に台頭したかを、日本企業の凋落と対比させながら明らかにすることである。大筋としては、「設計と製造の分業」および設計における「モジュール型手法」の普及のtrendに、台湾企業は、後発組であり（少なくとも当初は）技術力が限られていたために、かえってタイミングよく順応できたと考えられる。無論単なる僥倖ではなく、こうしたtrendの兆しを見極め、ファブレス・ファウンドリの分業という新たなビジネスモデルの推進役を戦略的に担ってきたのであり、これもイノベーションの 1 つである。自身の弱みを自覚し、オープンネットワークの活用と関連アクターとの連携でそれを補いつつ、これが産

⁵⁷ IC 設計はフロントエンド設計とバックエンド設計に大別される。フロントエンド設計は、システム設計・検証、機能設計・検証、テスト設計・検証を指す。バックエンド設計は主に物理的にチップのレイアウトを作成して検証することで、物理設計・検証とも呼ばれる。

業の技術潮流とマッチし、徐々に先発組の先進国 IDM に追いつき追い越していったと言える。他方、日本企業は、分業化と標準化の趨勢の中で、かつての成功体験への執着となまじ（当初は）技術力が強かったことが逆に災いし、垂直統合と自前主義からの脱却が遅れ、こうしたトレンドに思い切って順応できないまま地盤沈下していったと見られる。また擦り合せ型の組織調整能力に秀でていたはずの日本企業で、縦割りや全体最適化軽視といった弊害がみられるようになってきた。この詳細は、第4節と第5節で明らかにしたが、その内容を表5に要約した。

ここで、若干の敷衍を試みる。日本企業衰退の主な原因の1つとして、一般的に半導体企業が総合電機メーカーの一事業部であったということがあげられる。その問題点としては、①設備投資の時期と規模を半導体ビジネスの観点から最適な形で決定出来なかったこと、②社内需要向け主体では、半導体への多額の設備投資を償却するには不十分であったこと、③「原価発生状況の見える化」推進の足枷となりコスト意識の低さに繋がったこと、④低収益でも当面は存続できる状況であったため「選択と集中」などの経営改革が不十分となったこと、⑤社内（グループ内）のセット部門を主な顧客としたために、半導体部門側に独自のマーケティング力やシステム構築力およびソリューション提供力が育たなかったこと、以上が考えられる。もっともこの点は、企業によりけりで、日本企業の中でも、日立のように重電文化が主流の会社では半導体ビジネスは特にやり難かった。他方、東芝は社会インフラ系事業がやや貧弱でそれを補う存在として半導体事業への期待が強かったため、東芝は現在でも世界半導体企業売上高ランクの上位に踏みとどまっている⁵⁸。要は、社内（グループ内）での半導体事業の位置付けであり、半導体を基幹事業に育てようとする経営層の意志があるかどうかである。

他方、台湾半導体産業は必ずしも今後も順風満帆というわけではなさそうである。先ず、ファウンドリであるが、TSMCの業界での優位は今のところ圧倒的であるものの、今後競争が激化することが予想される。即ち、米 Global Foundries のような元々の業界競合に加え、IDMの Samsung もファウンドリ事業を本格化させており、さらに PC 用 CPU 事業の陰りを補うために Intel の参戦も確実とされている（2014年3月18日時点）。ファブレス業界でも、台湾企業は一般的にボリュームゾーン狙いの二番手戦略をとっていたが、今後、中国ファブレスからの挑戦が強まること予想される。ソリューション・ビジネスの副作用である低収益からの脱却も課題となっている。筆者が面談したある台湾ファブレスの幹部からは、解決策の1つとして、日本の大手セットメーカーと連携し、日本側はブランド力と基礎的研究開発力、台湾側はスピードとコストパフォーマンスの優位性を活かして相互補完し、共同で中国を含めた世界市場に打って出る。それにより収益性を改善し、その利益増加分を先端的研究開発に投入する、といった戦略が聞かれた。

⁵⁸ 日本半導体企業各社の動向は、日本経済新聞「シリーズ検証 半導体興亡史 1～4」（2014年1月5日、1月12日、1月19日、1月26日掲載）を参照せよ。

表 5 半導体産業での分業化と標準化の潮流への対応—台湾と日本の対比

台湾企業	日本企業
「設計と製造の分業」への対応	
専業ファウンドリ、プラットフォーム・ビジネス: <ul style="list-style-type: none"> ・1987 年 TSMC により世界初の専業ファウンドリ・モデル開始——ファブレスの成長と垂直分業体制の発展。 ・2000 年頃より、TSMC によるプラットフォーム・ビジネス開始——IP プロバイダー、EDA ベンダー、設計サービス企業との連携により、顧客へ設計支援サービス(PDK, セルライブラリー、EDA ツール、各種設計サービス)を提供。 ・加えて、試作サービス、ターンキー・サービス(後工程企業との連携)、eFoundry(顧客とのウェブベースの設計共同作業、および顧客によるリアルタイムでの製造作業進捗状況チェックが可能に)を提供し、製造に関するソリューション完備へ。 ・同様の手法が他のファウンドリへも普及していく。 	垂直統合、自前主義への固執: <ul style="list-style-type: none"> ・1980 年代後半から 1990 年代初めにかけて、DRAM を主力製品とし、世界半導体市場を席卷。日米貿易摩擦発生。 ・2000 年前後に、韓国企業の追い上げにより、(エルピーダを残し)DRAM 事業より撤退。 ・代わりにシステム LSI に舵を切るが、成果上がらず、地盤沈下。2012 年には、エルピーダは倒産、ルネサスも経営破綻の危機に。
ファウンドリ(TSMC)による柔軟かつ高効率の生産システム構築: <ul style="list-style-type: none"> ・多品種少量生産——装置、ツール、レシピの標準化、テクノロジー・プラットフォームの組み合わせと調整により対応。優れた生産技術(工程数・マスク数削減、高歩留まり・迅速な立ち上げ、スループットの高さ、稼働率向上)。 ・製造装置メーカーとの密接な協力——1990 年代後半以降、装置のインターフェイス標準化と大モジュール化に適応し、新式装置を積極導入。装置メーカーとのパートナーシップ、先端技術開発での連携強化。 ・生産システムの全体最適化——「生産状況の見える化」と「原価発性状況の見える化」により、プル型生産体制構築。生産システムの自動化推進と並行して TPM, TQC 活動重視。 ・組織内部のコーディネーション——各部局・各層に多数のインテグレーション技術者を配置。R&D センターと量産工場との密接な連携。 ・顧客との協力——テクノロジー・ドライバーとなる先進的顧客との協力。これまでのところ、コアパートナーは米国企業が中心。 	過剰技術で過剰品質の生産システム: <ul style="list-style-type: none"> ・目標性能以上を目指す傾向、工程数とマスク枚数増加。他方、コスト、稼働率、スループットには相対的に関心が低い。 ・装置メーカーには、個別対応を要求、開発速度の低下と装置価格の増加を招く。オープン化進展により、装置メーカーからみたパートナーとして、日本半導体企業の重要性は低下。 ・生産システムの全体最適化の遅れ。プッシュ型生産体制からの脱却不十分。コスト意識の低さ。 ・組織の分業化、縦割り化、階級意識により、コストまで含めた全体最適化が困難に。

(出所) 筆者整理。

表 5 半導体産業での分業化と標準化の潮流への対応—台湾と日本の対比（続き）

台湾企業	日本企業
「モジュール型設計手法」への対応	
<p>専業ファブレスとしての独自の競争戦略：</p> <ul style="list-style-type: none"> ・標準品志向——近年の IC 開発費高騰と製品ライフサイクル短期化を背景に、ASSP（標準品）が有利に。台湾は ASSP 主体。セットメーカーとは独立自営。 ・セットメーカーとのパートナーシップ——主要顧客との密接・長期的交流により製品・市場の趨勢を理解する。PM 制度により、顧客ニーズを正確に読み取り、過不足ない製品・サービスを迅速に提供。On-Site Support 重視。ただし、標準品としての展開を念頭に。複数顧客の最大公約数的ニーズの見極め、システムについての理解力。 ・ソリューション・ビジネスの発達——リファレンス・デザイン提供。一般に顧客セットメーカーの技術力・独自製品へのこだわりが弱い。二番手戦略で先端技術よりもサービス、コストパフォーマンスで勝負。特に中国市場開拓で武器となる。ソリューション・プロバイダーやモジュール・メーカーらと連携。 ・選択と集中——事業の柱を慎重に選択。主要顧客との密接な交流によるニーズの読み取り。反応速度の高さ、柔軟・迅速な調整を可能とする組織能力が背景に。 ・海外・中国拠点の活用——中国人材活用により、現地顧客へのサポート、および設計開発作業の分担。設計生産性の危機への対応。 	<p>半導体部門の主体性が弱い：</p> <ul style="list-style-type: none"> ・日本は ASIC（カスタム品）志向。多くは、自社のセット部門向けに開発。 ・IC 設計開発でも、セット部門がシステムの基本的機能を決め、半導体部門はそれをレイアウトパターンにして製造するのみ。後者に主体的なマーケティング力、製品仕様の決定力やシステム構築力が育たず。カスタム品志向。 ・一般に少数の大手セットメーカーが相手。顧客は自前の技術と独自製品へのこだわりが強く、ソリューションへのニーズが少なかった。 ・百貨店型の製品ラインナップ。一点集中型の専業 IC 企業との競争に敗れる。

（出所）筆者整理。

筆者の今後の研究課題としては、台湾半導体企業が直面するこうした課題への対応について追跡調査し、半導体分野での日台連携の可能性を探ることが挙げられる。また、日本企業についても、本研究では主に既存文献に依拠し一般的特徴を踏まえて台湾との対比を試みたが、今後、個別企業ごとの動向にも注目し、遅ればせながら始まった設計と製造の分業、およびモジュール型設計手法へ順応する試みについて詳しく観察してみたい。

参考文献

<日本語>

- 青木修二 (1999)『ハイテク・ネットワークー台湾半導体産業はなぜ強いのかー』白桃書房.
- 青島矢一, 武石彰, マイケル・A・クスマノ編著 (2010)『メイド・イン・ジャパンは終わるのか』(pp.176-227) 東洋経済新報社.
- 朝元照雄 (2011)『台湾の経済発展ーキャッチアップ型ハイテク産業の形成過程ー』勁草書房.
- 朝元照雄 (2012)「聯発科技 (MTK) の企業戦略ー中国・山寨携帯電話のプラットフォームを支えた台湾の半導体設計企業ー」『エコノミクス』(九州産業大学) 第 17 巻第 1 号, pp.1-71.
- 朝元照雄 (2013)「台湾積体回路製造 (TSMC) における発展の謎を探る (前編)」『交流』No.873, pp.1-7.
- 朝元照雄 (2014)「台湾積体回路製造 (TSMC) における発展の謎を探る (後編)」『交流』No.874, pp.1-6.
- 石原宏 (2005)「TSMC テクノロジー・プラットフォームについて」『赤門マネジメント・レビュー』4 巻 1 号 (2005 年 1 月), pp.45-50.
- 伊藤宗彦 (2004)「水平分業化とアライアンス戦略の分析ーファンドリービジネスにおける製造価値創造ー」神戸大学経済経営研究所ワーキングペーパー.
- 犬塚正智, 葉明杰 (2010)『半導体ビジネスのジレンマーガラパゴス化を超えるヒントー』同文館出版.
- 王淑珍 (2006)「台湾半導体産業の発展における政府の役割および生産システムと企業間の取引関係」東京大学大学院経済学研究科博士号学位論文.
- 大槻智洋 (2007)「MediaTek はなぜ強いーASSP 事業を成長させた表と裏ー」『日経エレクトロニクス』2007 年 7 月 16 日号, pp.89-95.
- 大槻智洋 (2011)「台湾メーカー流『速さ』の秘密ー日本と大きく異なる組織運営法ー」『日経エレクトロニクス』2011 年 11 月 14 日号, pp.69-76.
- 長内厚 (2012)「日本化する台湾エレクトロニクス産業のものづくりー奇美グループの液晶テレビ開発事例ー」陳徳昇編『日台ビジネスアライアンスー競争と協力, その実践と展望ー』(pp.137-186) 新北市: INK 印刻文学生活雑誌出版.
- 温清章 (2006)「UMC のシステム LSI 戦略」『赤門マネジメント・レビュー』5 巻 2 号 (2006 年 2 月), pp.67-76.
- Kazemkhani, P. (2001)「TSMC のシステム LSI 戦略 (2) IP 利用の促進目指し検証効率化と品質向上に取り組む」『日経マイクロデバイス』(2001 年 11 月号) pp.168-170.
- 川上桃子 (2011)「急成長を遂げる台湾の半導体設計業」『交流』(2011.5) No.842, pp.1-10.
- 菊池正典 (2012)『半導体工場のすべてー設備・材料・プロセスから復活の処方箋までー』ダイヤモンド社.

- 岸本千佳司 (2008) 「台湾の半導体産業クラスター」 山崎朗編著『半導体クラスターのイノベーションー日中韓台の競争と連携ー』(pp.111-135) 中央経済社.
- 呉團焜 (2005) 「半導体ファウンドリー・メーカーの競争優位ー台湾における TSMC と UMC の事例からー」『日本経営学会誌』第 13 号, pp.60-73.
- 小島郁太郎 (2006) 「ポスト ASIC の姿ーソフト開発を効率化し ASSP で稼ぐー」『日経マイクロデバイス』2006 年 5 月号, pp.23-32.
- 佐藤幸人 (2007) 『台湾ハイテク産業の生成と発展』岩波書店.
- 佐野昌 (2012) 『半導体衰退の原因と生き残りの鍵』日刊工業新聞社.
- JEITA (2006) 『IC ガイドブックー生活を豊かに, 社会を支える半導体ー』社団法人電子情報技術産業協会 (JEITA)・IC ガイドブック編集委員会, 日経 BP.
- JEITA (2012) 『IC ガイドブック よくわかる! 半導体 IC Guide Book 1』一般社団法人電子情報技術産業協会 (JEITA)・IC ガイドブック編集委員会, 産業タイムズ社.
- 鈴木直次 (2009) 「アメリカ IT 産業のグローバル展開 (2)ー東アジアを中心とする半導体産業の海外事業ー」『専修大学社会科学研究所月報』No.557, pp.1-42.
- 鈴木良始, 湯之上隆 (2008) 「半導体製造プロセス開発と工程アーキテクチャ論ー装置を購入すれば半導体は製造できるかー」『同志社商学』第 60 巻第 3・4 号, pp.54-154.
- 立本博文, 藤本隆宏, 富田純一 (2009) 「プロセス産業としての半導体前工程ーアーキテクチャ変動のダイナミクスー」藤本隆宏編『日本型プロセス産業ーものづくり経営学による競争力分析ー』(pp.206-251) 有斐閣.
- 田村博和 (2013) 「半導体産業の構造変化と企業間関係の考察ーTSMC の事例研究を中心にー」*Journal of the Graduate School of Asia-Pacific Studies*, No.25 (2013.3), pp.49-71.
- Chang, A. (2001) 「TSMC のシステム LSI 戦略 (2) 共同設計作業ツールを実用化 インターネット利用で設計時間を短縮」『日経マイクロデバイス』(2001 年 11 月号) pp.231-234.
- 陳東瀛 (2003) 「産業クラスターにおける企業間のインターフェース構造と調整パターン, および集積メカニズムとの関係性ー台湾・新竹科学園區の事例研究ー」『赤門マネジメント・レビュー』2 巻 10 号, pp.539-562.
- 中馬宏之 (2010) 「増大する複雑性と苦悶するサイエンス型産業ー半導体産業ー」青島矢一, 武石彰, マイケル・A・クスマノ編著『メイド・イン・ジャパンは終わるのか』(pp.176-227) 東洋経済新報社.
- 西村吉雄 (2014) 『電子情報通信と産業』コロナ社.
- 藤村修三 (2000) 『半導体立国ふたたび』日刊工業新聞社.
- 丸川知雄 (2007) 『現代中国の産業ー勃興する中国企業の強さと脆さー』中公新書.
- 丸川知雄 (2013) 『チャイニーズ・ドリームー大衆資本主義が世界を変えるー』ちくま新書.
- 湯之上隆 (2009) 『イノベーションのジレンマ 日本「半導体」敗戦』光文社.
- 湯之上隆 (2012) 『「電機・半導体」大崩壊の教訓ー電子立国ニッポン, 再生への道筋ー』日本文芸社.

吉岡英美（2010）『韓国の工業化と半導体産業－世界市場におけるサムスン電子の発展－』有斐閣.

吉岡英美（2012）「第5章 韓国半導体産業の新局面－『キャッチアップ』を越えて－」佐藤幸人編『キャッチアップ再考』調査研究報告書 アジア経済研究所.

<英語>

Mead, C. and Conway, L. (1979), *Introduction to VLSI Systems*, Boston : Addison-Wesley Longman Publishing.

Porter, M. (1980), *Competitive Strategy*, New York: The Free Press.

<中国語>

蔡明介（2007）『競争力の探究－IC設計，高科技産業実践策略與觀察－（増訂版）』台北：財信出版.

財信出版社（2010）『半導体産業投資攻略』台北：財信出版社.

財訊出版社（2007）『IC設計産業版圖』台北：財訊出版社.

陳東升（2008）『積體網路－臺灣高科技産業的社會學分析－（増訂版）』台北：群學出版.

潘健成（2011）『為自己争氣－群聯電子十年 318 億元的創業故事－』台北：天下雜誌.

ITRI-IEK（各年版）『半導体（工業）年鑑』新竹：工業技術研究院・産業經濟與趨勢研究中心（2013 年版的タイトルは『半導体産業與応用年鑑』）.

ITRI-IEK（2013）『機械産業年鑑』新竹：工業技術研究院・産業經濟與趨勢研究中心.

徐作聖，唐迎華，朱玫黛（2005）『高科技産業個案分析』台北：全華科技圖書股份有限公司.

TRI（2011）『全球 IC 設計展望及応用市場新契機』台北：Topology Research Institute.

伍忠賢（2006）『透視台積電』台北：五南圖書出版.

張如心，潘文淵文教基金會（2006）『石夕說台灣－台灣半導体産業傳伝奇－』台北：天下遠見出版.

張俊彦，游伯龍（2001）『活力－台灣如何創造半導体與個人電腦産業奇蹟－』台北：時報文化.